

# Capítulo 2

## Convertidores Multicelda Apilable

### 2.1 Introducción

En este capítulo se presenta una revisión y explicación del convertidor multicelda apilable, en el cual se enfoca el desarrollo del presente trabajo de tesis. De los convertidores multinivel se desprende la existencia de los convertidores multicelda apilables o SMC, por sus siglas en inglés “Stacked Multicell Converter”. Esta topología consiste en una asociación híbrida de celdas de conmutación que comparten el voltaje entre los interruptores, así como proveer una relación en la forma de onda de salida en términos del número de niveles y frecuencia de conmutación.

## 2.2 Topología del SMC

El convertidor multicelda apilable esta basado en una asociación híbrida de celdas de conmutación, en la Figura 2.1 se presenta la estructura de un SMC de 3X2.

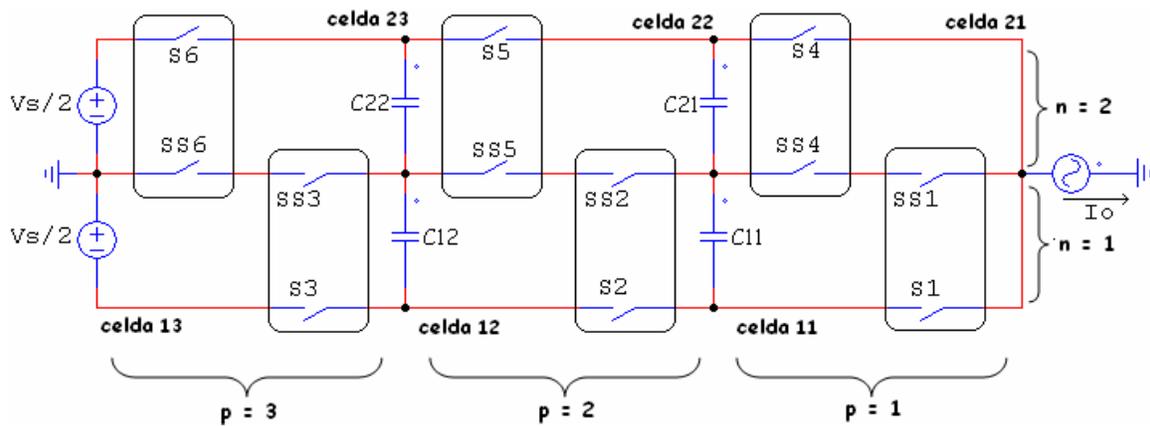


Figura 2.1. Topología que describe el SMC de 3X2.

Esta topología se conforma por  $n$  renglones y  $p$  columnas, por lo que un convertidor multicelda apilable puede ser nombrado de  $pxn$ , dicho de otra manera, está topología cuenta con  $n$  convertidores multicelda los cuales se encuentran apilados en forma de renglones y existen  $p$  celdas de conmutación en serie.

Cada una de las celdas mostradas en la Figura 2.1 se denominan celdas básicas de conmutación; dichas celdas están compuestas por un par de interruptores los cuales funcionan de forma complementaria; cuando un interruptor esta abierto el otro esta cerrado y viceversa. Las celdas básicas de conmutación están referenciadas como  $celda_{(ij)}$ , en donde  $i \in [1..p]$  y  $j \in [1..n]$ , tal como se muestra en la Figura 2.2. La

asociación de estas celdas básicas de conmutación permiten que el voltaje de entrada sea distribuido entre los interruptores, entregando una mejor forma de onda a la salida del circuito, esto en función del número de niveles del circuito ( $pxn$ ). [21]

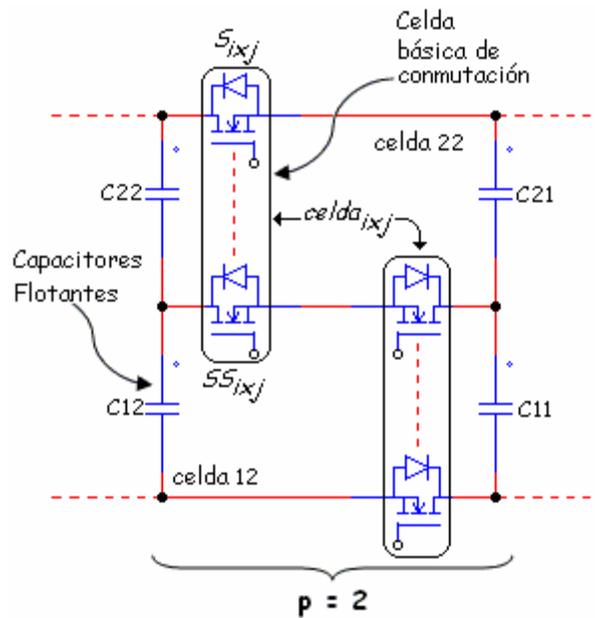


Figura 2.2. Celda básica de conmutación y capacitores flotantes..

Para asegurar que el SMC entregue a la salida diferentes niveles de voltaje, se emplean capacitores, los cuales se emplean como fuentes de voltaje intermedias, tal como se ejemplifica en la Figura 2.2; a estos capacitores se les denomina capacitores flotantes. Por cada  $n$  convertidores, se puede determinar el número de capacitores flotantes. Con la Ecuación 2.1 se puede calcular. [19]

$$C_{ij} = (p - 1) \times n \quad (2.1)$$

Al igual que el número de capacitores que puede contener un SMC, se puede determinar el voltaje de los capacitores el cual se puede describir por la Ecuación 2.2 [19].

$$V_{ij} = \frac{i \times V_s}{p \times n} \quad (2.2)$$

De donde  $V_s$  es el voltaje de alimentación del SMC.

Dado que el SMC de 3X2 esta formado por 6 celdas de conmutación básica (Figura 2.1) las cuales conmutan de forma complementaria, es necesario tener control de las seis celdas, por lo que se necesita conocer el número de posibles estados que puede manejar el SMC, la Ecuación 2.3 permite determinar el numero de posibles estados de conmutación que se forman al abrir y cerrar los interruptores del SMC [19].

$$N_{\text{configuraciones}} = (n + 1)^p \quad (2.3)$$

El voltaje de bloqueo en cada interruptor se describe por:

$$V_{\text{interruptores}} = \frac{V_s}{p \times n} \quad (2.4)$$

Al analizar el circuito de la Figura 2.1 resulta que el voltaje que bloquea cada uno de los interruptores situados en la línea superior ( $S6$ ,  $S5$  y  $S4$ ) e inferior ( $S3$ ,  $S2$  y  $S1$ ) es mayor al aplicado a los interruptores de la línea central ( $SS1$ ,  $SS2$ ,  $SS3$ ,  $SS4$ ,  $SS5$  y  $SS6$ ), por lo

que se les atribuye el hecho de ser mas significativos, esto se debe a que los interruptores superiores e inferiores son dependientes del estado de los interruptores [20] (abierto o cerrado), por ende reciben de forma directa el voltaje de alimentación, mientras que los centrales están directamente conectados a la tierra flotante que se forma por la unión de los capacitores conectados en serie.

Para comprender más a detalle la existencia de interruptores más o menos significativos, en la Figura 2.3 se muestra la caída de voltaje a través de una celda de la estructura del SMC.

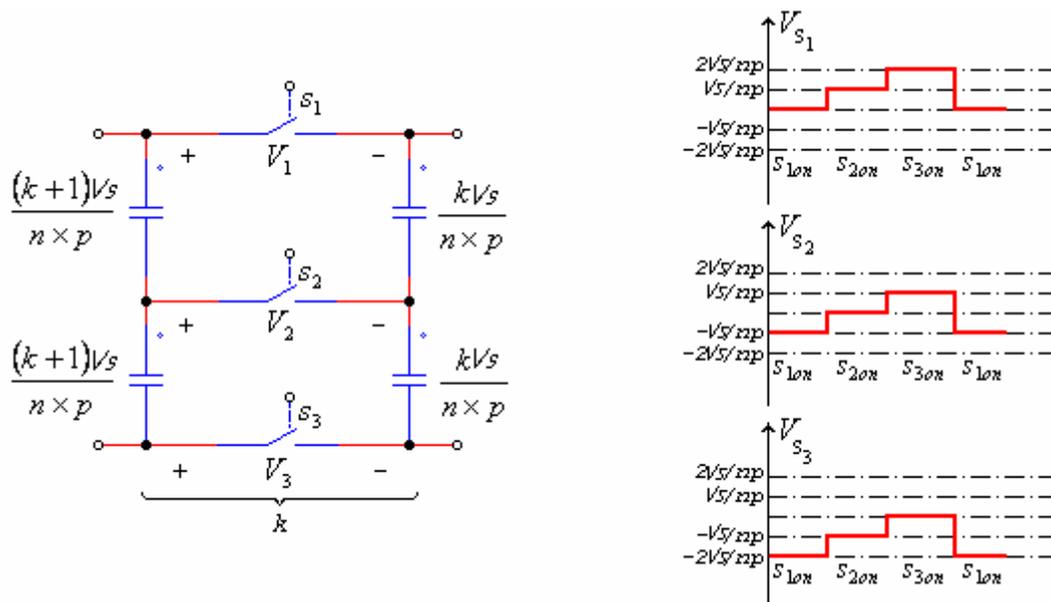


Figura 2.3. Análisis de la caída de voltaje en los dispositivos de conmutación.

De la Figura 2.3 se tiene que  $k$  delimita el valor del voltaje de la fuente flotante en función del voltaje de alimentación  $V_s$ .

El voltaje en  $S_1$  está en función del resto de los interruptores ( $S_2$  y  $S_3$ ). Así que, si  $S_2$  esta cerrado el voltaje será igual a  $\frac{V_s}{p \times n}$ , tal como se indica en la Ecuación 2.4, ahora si  $S_3$

esta cerrado el voltaje será igual a  $\frac{2 \times V_s}{p \times n}$  en el resto de los interruptores. Esto quiere decir, que ahora el voltaje será el doble que el indicado en la Ecuación 2.4, esto hace ver

que existe un incremento de voltaje en los interruptores según su estado. Para solucionar este problema, se han propuesto el uso de dos dispositivos de conmutación idénticos, es decir, agregar un interruptor conectado en serie (Figura 2.4) para así distribuir la caída de voltaje en cada celda de conmutación [21], logrando que la caída de voltaje se divida en cada uno de los semiconductores y cumpla con la ecuación 2.4, considerando siempre que estos dos interruptores se deberán conmutar con la misma señal de control. En la Figura 2.4 se muestra el interruptor que se agrega a la topología original.

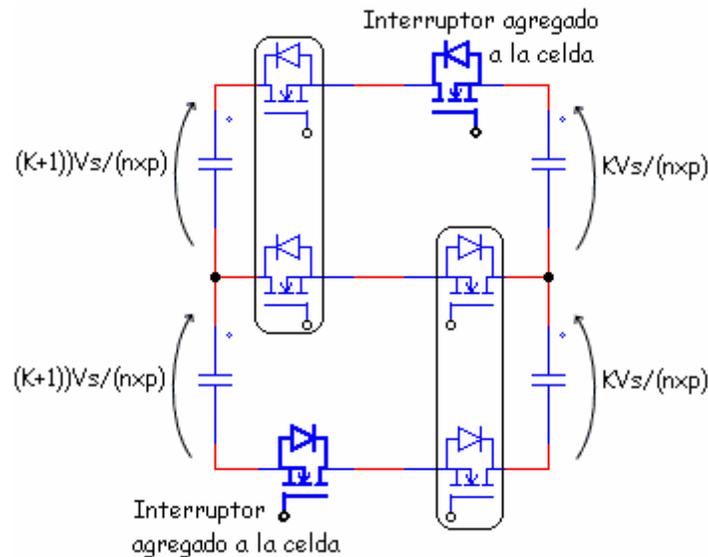


Figura 2.4. Análisis del voltaje en interruptores, tomando con referencia la pila 2.

Ahora, el número de niveles de voltaje que posee la señal de salida del SMC, se puede determinar por la Ecuación 2.5 [19], siendo el voltaje cero un nivel.

$$N_{niveles} = (p \times n) + 1 \quad (2.5)$$

El objetivo de los capacitores flotantes en el SMC es la de dividir el voltaje en los interruptores de las celdas de conmutación, por lo que el valor del capacitor flotante  $C_k$  (Ecuación 2.6) se puede obtener a través de [19].

$$C_k = \frac{I_o}{2pf_{sw}\Delta V_{ck}} \quad k = 1, \dots, p-1 \quad (2.6)$$

Donde  $p$  es el número de celdas,  $f_{sw}$  es la frecuencia de conmutación de los interruptores e  $I_o$  la corriente a la salida del SMC.

El balance del voltaje en los capacitores flotantes se obtiene cuando el ciclo de trabajo de las señales de control de cada una de las celdas de conmutación de los convertidores multicelda es el mismo con un desfase de  $2\pi/p$  [16].

### 2.3 Elementos reactivos.

La salida del SMC esta compuesta por un par de filtros más la carga, el filtro de salida y el filtro de balance, los cuales se muestran en la Figura 2.5. El filtro de salida tiene como objetivo que el voltaje y corriente de salida sean senoidales, mientras que el filtro de balance tiene como objetivo mantener el balance natural entre los capacitores flotantes, ya que se pueden presentar cargas reactivas.

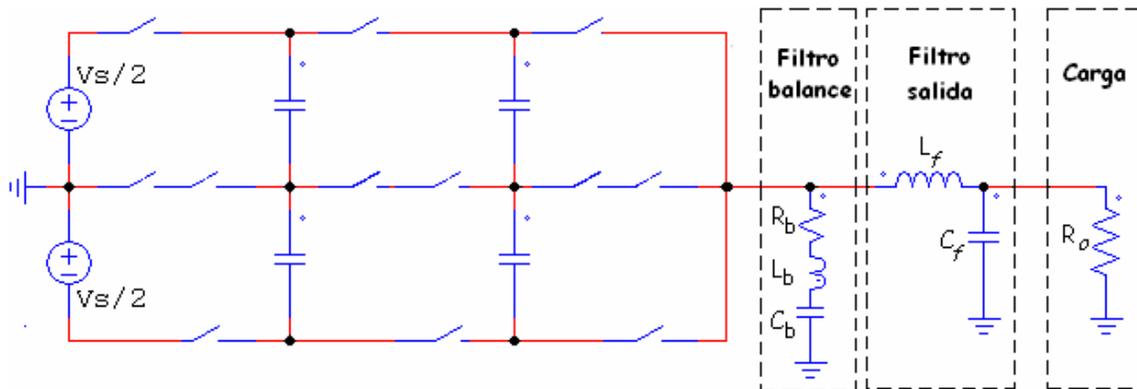


Figura 2.5. SMC de 3X2 con el filtro de salida, filtro de balance y carga.

#### 2.3.1 Filtro de salida

Como ya se mencionó, el filtro de salida estará compuesto por elementos reactivos, en este caso se conforma de un filtro pasa bajas el cual se constituye de un elemento capacitivo ( $C_f$ ) y otro de tipo inductivo ( $L_f$ ). La Figura 2.6 muestra a manera de bloques como se conformará el SMC con el filtro de salida.

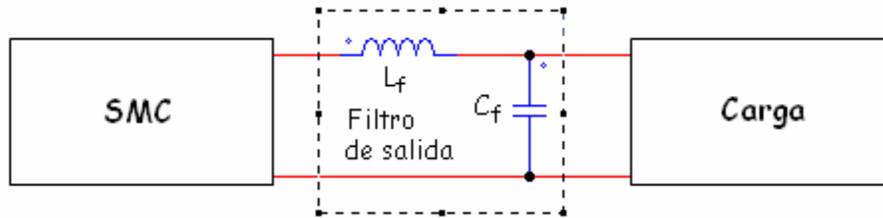


Figura 2.6. Diagrama a bloques de la forma en que se establece el filtro de salida

El análisis del filtro de salida se puede concebir mediante el uso una celda básica de conmutación (Figura 2.7).

Ahora, para el análisis del filtro se ha seleccionado el caso en donde se presenta el máximo rizo de corriente a la salida [19], el capacitor  $C_f$  y el inductor  $L_f$  se diseñan para variaciones de voltaje a la salida del SMC y para la frecuencia de conmutación  $f_{sw}$ .

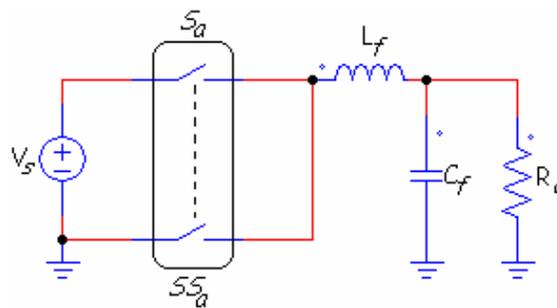


Figura 2.7 Filtro de salida para una celda de conmutación básica.

### 2.3.1.1 Inductor del filtro

El valor del inductor ( $L_f$ ) queda en función del rizo de corriente de salida ( $\Delta I_L$ ), por lo que en el caso de la topología SMC con  $p$  celdas y  $n$  renglones, la frecuencia de salida

esta dada por  $p \cdot f_{sw}$ , y el rizado del voltaje de salida es igual a  $V_s/(p \times n)$ . En este caso, la inductancia se obtiene mediante Ecuación 2.7. [22]

$$L_f = \frac{V_s / (2np)}{2pf_{sw}\Delta I_L} \quad (2.7)$$

En donde,  $L_f$  es el valor del inductor del filtro de salida que depende de la especificación de la corriente ondulatoria pico a pico  $\Delta I_L$ .

### 2.3.1.2 Capacitor del filtro

El valor del capacitor del filtro está en función del voltaje de rizo  $\Delta V_C$ , por lo que el valor del capacitor estará dado por la Ecuación 2.8. [23]

$$C_f = \frac{\Delta I_L}{8pf_{sw}\Delta V_C} \quad (2.8)$$

Donde  $\Delta I_L$  es la corriente ondulatoria pico a pico,  $\Delta V_C$  es el voltaje de rizo,  $f_{sw}$  es la frecuencia de conmutación de los interruptores y  $p$  depende de la estructura SMC a implementar, siendo  $f = p \cdot f_{sw}$  la frecuencia aparente a la salida.

### 2.3.2 Filtro de balance

En caso de que se trabaje con cargas de tipo no lineal es conveniente la implementación de un filtro que mantenga el balance natural en los capacitores flotantes. Por balance natural se entiende que los capacitores flotantes se fijan a su valor nominal independientemente del voltaje inicial; a este fenómeno se le conoce como “balance natural” [24].

El estudio que se presenta en [24], indica que sólo el armónico de corriente de salida que se encuentra a la frecuencia de conmutación  $f_{sw}$ , es significativo para el balance del voltaje en los capacitores flotantes. Con base en los resultados de [24], se tiene la idea de agregar un dispositivo externo que actúe de forma directa en las corrientes armónicas. Para lograr este objetivo, se debe poner en resonancia el armónico de la corriente de salida con un circuito RLC.

El filtro RLC cumple con la función de transferencia mostrada en la Ecuación 2.9.

$$T(s) = \frac{I(s)}{V(s)} = \frac{Cs}{LCs + RCs + 1} \quad (2.9)$$

Al circuito agregado se le conoce como filtro de balance y la frecuencia resonante es ajustada para ser igual a la frecuencia de conmutación.

Para mejorar la dinámica del balance, el filtro de balance debe tener una impedancia muy pequeña a la frecuencia de conmutación  $f_{sw}$ . Por lo tanto, el diseño está en función de la frecuencia de resonancia, la selectividad y las pérdidas. La frecuencia de resonancia del filtro ( $F_0$ ) puede ser obtenida a partir de la Ecuación 2.10.

$$F_0 = \frac{1}{2\pi\sqrt{L_b C_b}} \quad (2.10)$$

Donde  $F_0$  es la frecuencia de resonancia del filtro,  $L_b$  la inductancia y  $C_b$  la capacitancia del filtro de balance.

Ahora, para determinar la selectividad del filtro  $Q$  se requiere la Ecuación 2.11.

$$Q = \frac{x_0}{R_b} \quad (2.11)$$

Donde  $x_0$  es la reactancia capacitiva o inductiva y  $R_b$  es la resistencia del filtro de balance.

Por último, el voltaje de salida del SMC de 3X2 estará dado por la Ecuación 2.12.

$$V_o = \frac{V_{in}}{2\sqrt{2}} \quad (2.12)$$

El  $V_{in}$  está dado en corriente directa, la división entre dos se debe a que el SMC se conforma de convertidores multinivel y el voltaje a la entrada se divide ( $V_s / 2$ ), tal como se ejemplifica en la Figura 2.1; y la raíz cuadrada de dos es para determinar el valor *rms* de salida.

## 2.4 Conclusiones

En este capítulo se presentó una perspectiva más a fondo de cómo se conforma la topología de un convertidor SMC, así como las ecuaciones necesarias que ayudarían a proponer el diseño de un circuito inversor de estas características. A continuación en el capítulo siguiente se presentan las metodologías que ayudan a controlar un convertidor SMC en lazo abierto.

