

CAPÍTULO 7

Implementación del prototipo.

7.1 Introducción.

Este capítulo se describe la construcción del prototipo para una fuente de CD en el bus principal de $12 V_{DC}$, los dispositivos utilizados y los resultados voltaje y corriente en la carga se pueden apreciar en imágenes fotográficas.

Además se muestra el circuito generador de tiempo muerto que evita que un par complementario de interruptores de potencia se activen al mismo tiempo.

7.2 Etapa de potencia.

De acuerdo con lo expuesto en el capítulo 3, un convertidor multinivel de 3 niveles con topología diodo anclado al neutro es de la siguiente manera fig.7.1. Para su construcción se utilizarán 4 transistores de potencia irg4pc50u-IGBT, dos diodos de alta velocidad (de potencia), dos capacitores de $1000 \mu\text{farad}$ una resistencia de potencia de 34.5 ohms , fuente de poder de 12 volts , 5 amperes para simular la celda solar o batería.

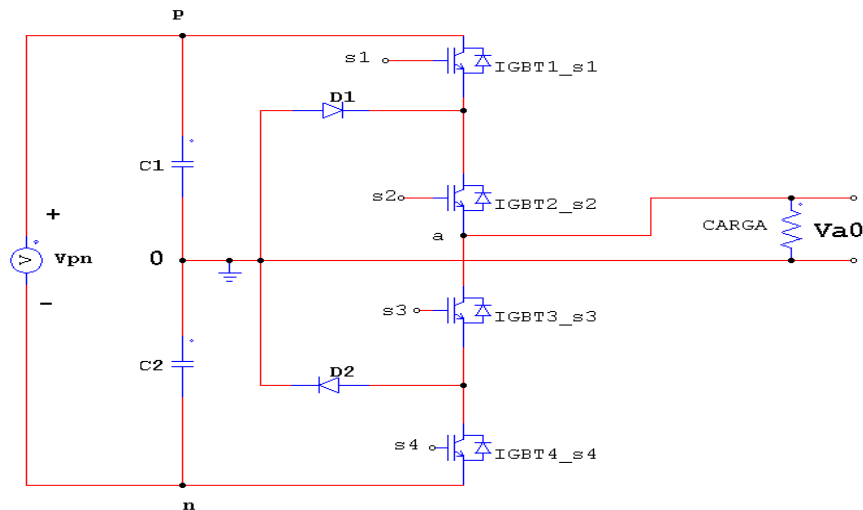


Fig 7.1. Convertidor multinivel de 3 niveles con diodo anclado al neutro.

Los transistores de potencia propuestos tienen como característica manejar una corriente de 27 Amperes a 600 Volts, para que el modelo a implementar pueda soportar cualquier tensión conectada al bus principal de CD menor a ese valor.

7.3 Etapa de Control.

Esta etapa del prototipo es la encargada de generar las señales digitales spwm, la inserción de tiempos muertos para evitar cortos circuitos entre pares complementarios, el aislamiento mediante optoacopladores entre la etapa digital y la de potencia, así como el manejo de los interruptores.

Para generar los pulsos de control de los interruptores de potencia se utilizaron Opams T0082 dos comparadores de magnitud LM311 y dos circuitos integrados icl8038 uno para generar la portadora que es una onda triangular y otro para la moduladora que es una onda senoidal. El circuito a implementar es el siguiente.

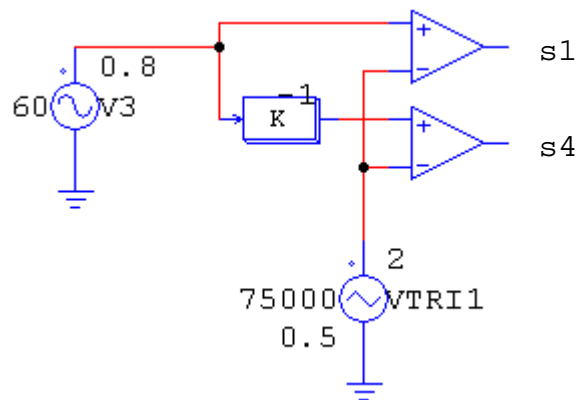


Fig.7.2. Circuito generador de los pulsos de control.

La siguiente etapa es generar los pulsos complementarios para el control de los interruptores de potencias. Donde s1 es complementaria con s3 y s4 es con s2 para esto solamente se invierten s1 y s2 utilizando circuito integrado SN7414 que es inversor TTL, como se muestra en la fig.7.3.

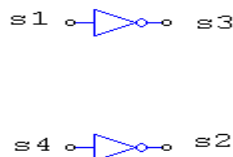


Fig.7.3. Circuito para obtener las señales de control complementarias.

Hasta este punto se tiene las señales de control a nivel digital TTL, para evitar corto circuitos entre los transistores de potencia, las señales complementarias se retrasan un tiempo de un microsegundo, para esto se implementa el circuito de la fig.7.4. donde R es variable y nos permite ajustar el tiempo de retraso del pulso spwm.

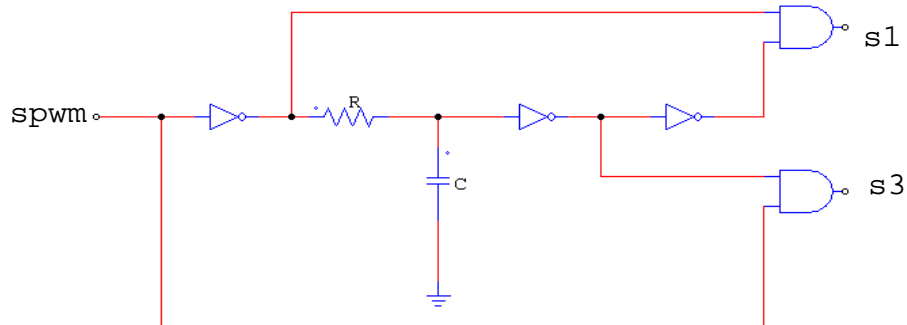


Fig.7.4 Circuito para generar tiempos muertos.

La siguiente etapa es acoplar la señal digital con la etapa de potencia, esto se logra utilizando optoacopladores HCPL-4502 que son de alta velocidad, y que proporciona un nivel de salida que deben adecuarse para activar los drivers IR4426 que se polariza a 10 a 20 volts, dando una salida de 10 a 20 volts dependiendo de la fuente seleccionada para la alimentación con que se le polariza, este nivel es suficiente para activar los interruptores de potencia, pero se recomienda usar 15 volts para la adecuada activación de los interruptores de potencia.

La fig.7.5. muestra la forma de conexión para implementar el pulso de disparo, notese que los optoacopladores por el lado de la etapa de potencia, se polariza con la misma fuente con que se polariza los drivers y la tierra es común entre ellos esta tierra virtual debe de conectarse con source de los IGBT.

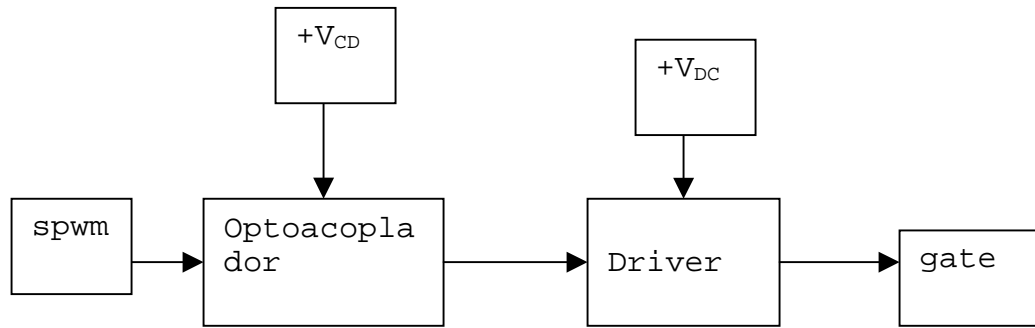


Fig.7.5. Muestra la forma de conexión de optoacopladores y driver.

Es importante mencionar que es necesario una fuente independiente para generar el pulso de disparo de cada interruptor de potencia.

La fig. 7.6 muestra la corriente y tensión en la carga resistiva del convertidor obtenida en un osciloscopio tektronix TDS210, la sonda de corriente con que se hizo la lectura esta colocada en la escala de 10 mV/A.

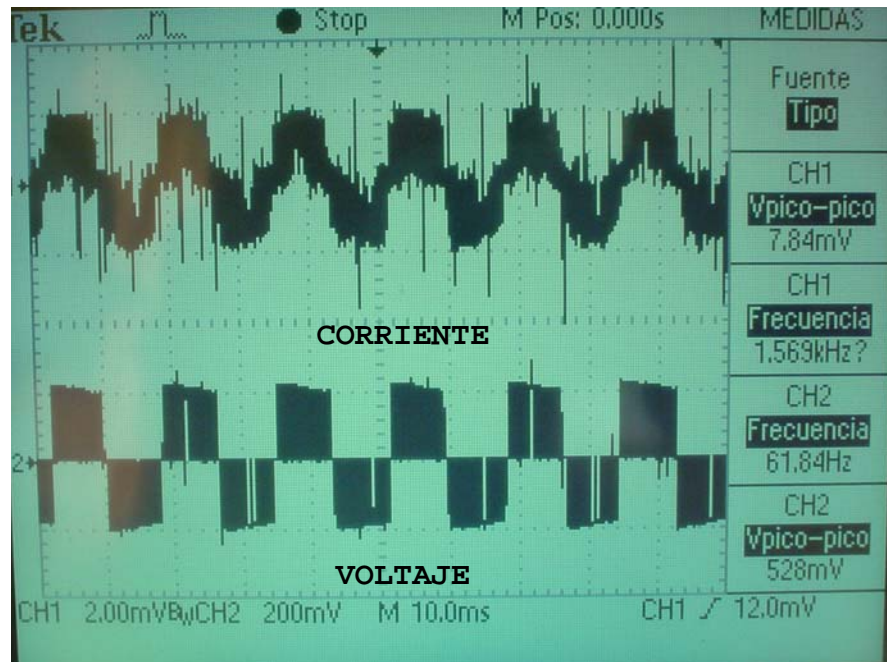


Fig.7.6. Corriente y Voltaje en la carga del convertidor.

La sonda de voltaje diferencial para medir el voltaje diferencial en la resistencia de carga de 34.5 ohms, esta colocada en escala 1/20.

La fig.7.7 muestra la misma señal anterior cuando al convertidor se le conecta un capacitor de 220 microfarad, aproximadamente al calculado en el capítulo 4 y puede observarse que la corriente y el voltaje son senoidales y están en fase tal como se esperaba. Es conveniente mencionar que no esta conectada en este punto la inductancia para filtrar la señal.

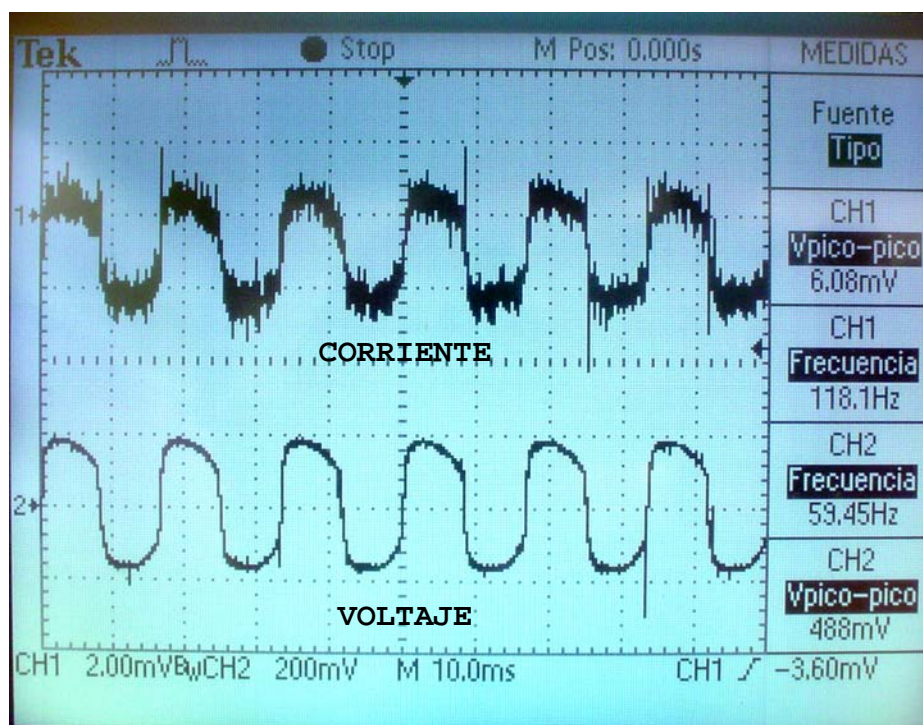


Fig.7.7. Corriente y Voltaje en la carga en fase.

En la fig.7.8 se puede apreciar que la tensión en la carga esta en fase con la señal moduladora y lo sombreado de la señal de abajo es debido a la presencia de los pulsos para la conmutación presente.

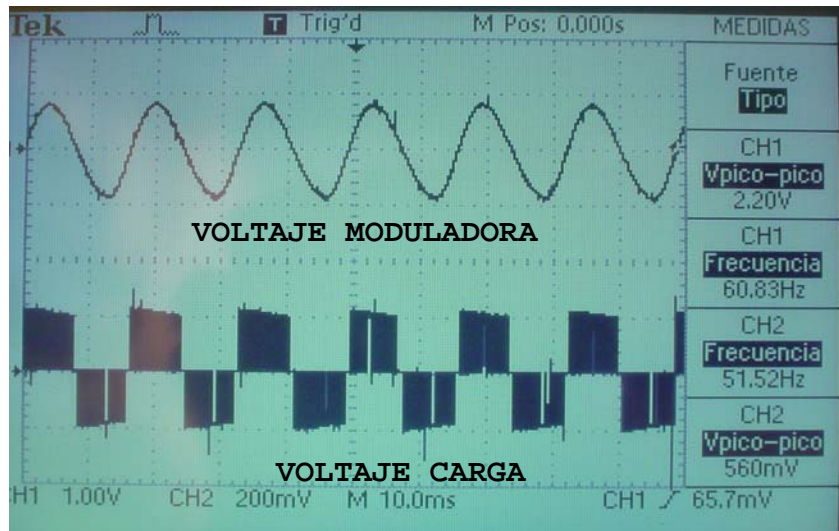


Fig.7.8.Muestra la moduladora y el voltaje en la carga.

El convertidor implementado se muestra en la siguiente fig.7.9., los cables blancos que pueden observarse son las cuatro fuentes independientes necesarias para polarizar los optoacopladores y driver de la etapa de potencia, también en esta figura pueden verse los IGBT de potencia y los capacitores que funcionan como divisor de tensión, los diodos utilizados son de alta velocidad y corriente máxima de 1 amp.

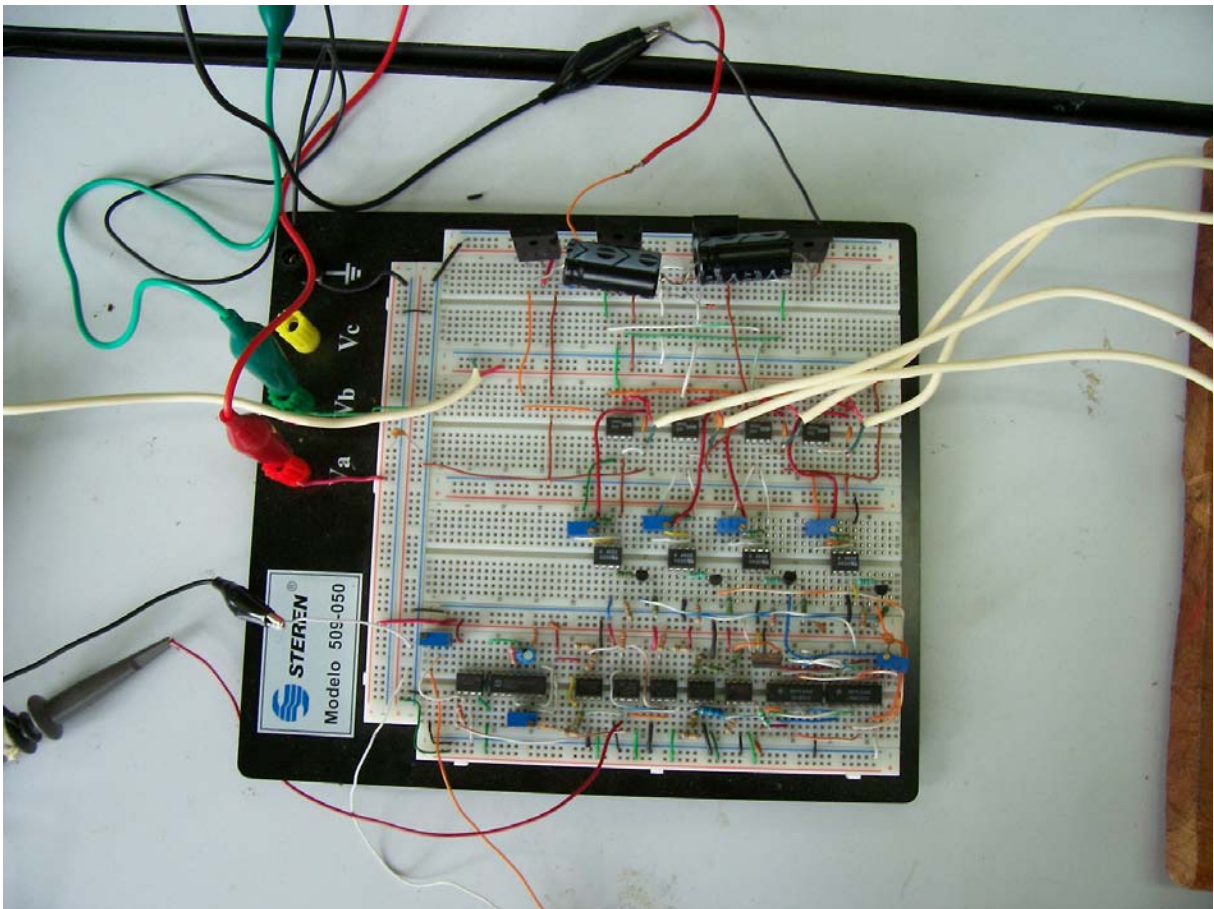


Fig.7.9. Prototipo implementado del convertidor de tres niveles con diodo anclado al neutro.