

CAPITULO 3

IMPLEMENTACIÓN DEL INVERSOR ELEVADOR MONO - ETAPA

3.1 Introducción

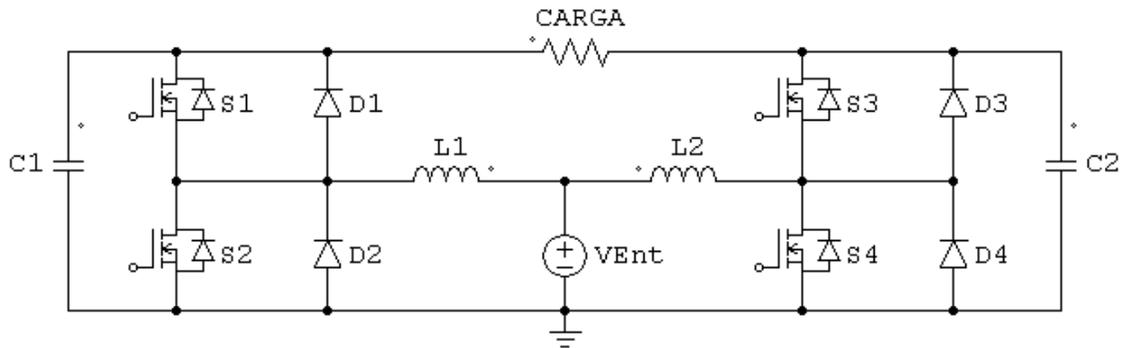
En el presente capítulo se muestran, de manera general, la etapa de potencia y de control de conmutación implementadas. Se incluye el dimensionamiento del prototipo y los dispositivos utilizados en la implementación.

3.2 Etapa De Potencia

De acuerdo con lo expuesto en la sección 2.2, el inversor está constituido por dos convertidores elevadores bidireccionales en corriente, ver figura 3.1. La tabla 3.1 muestra los dispositivos utilizados en la implementación del convertidor, cabe aclarar que son dispositivos de alta velocidad.

Dispositivo	No. De Parte/Valor
4 Interruptores (S)	IRF840
4 Diodos (D)	MUR840
2 Capacitores Electrolíticos	3 μ F

Tabla 3.1. Componentes utilizados en la implementación.



3.3 Etapa De Control

Esta parte es la encargada de generar las señales digitales PWM, la inserción de tiempos muertos, para evitar cortos circuitos, aislamiento óptico entre esta etapa y la de potencia, así como el manejo de los interruptores.

3.3.1 Generación de PWM

Con el propósito de seguir la filosofía de lograr un convertidor con un número reducido de componentes y bajo costo, se buscó desarrollar una etapa de control que tuviera

la robustez necesaria para obtener resultados satisfactorios, pero de bajo costo y reducida complejidad. En base a esto, la generación de señales PWM se realizó mediante circuitos analógicos, tal como se muestra en la figura 3.2.

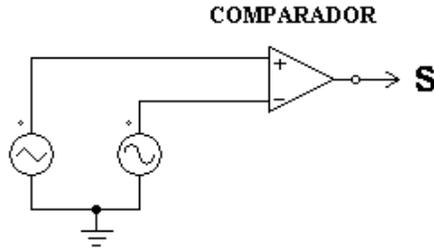


Figura 3.2. Circuito para genera una señal PWM

Como ya se ha mencionado se utilizó el PWM senoidal para generar las señales de conmutación, el cual se basa en comparar una onda triangular (portadora) y una onda senoidal (referencia), Figura 3.3. Existen variantes dentro de esta técnica, ya sea cambiando la forma de la portadora o de la referencia [26] [27].

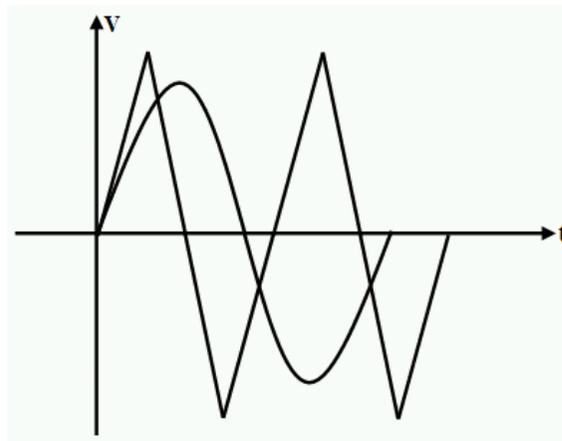


Figura 3.3. Onda triangular y senoidal para generar el PWM.

La etapa de comparación se realizó con el circuito integrado LM393N, el cual es un integrado especializado para comparación. Este circuito se alimenta con fuente unipolar y en la salida es posible obtener señales digitales utilizando un nivel TTL.

3.3.2 Circuito De Desfasamiento

Dado que cada convertidor elevador debe de producir una señal de salida desfasada 180° una respecto a la otra, figura 3.4, se necesita un circuito para obtener ese desfasamiento. El circuito utilizado es mostrado en la figura 3.5, él cual es relativamente fácil de implementar y dimensionar [24].

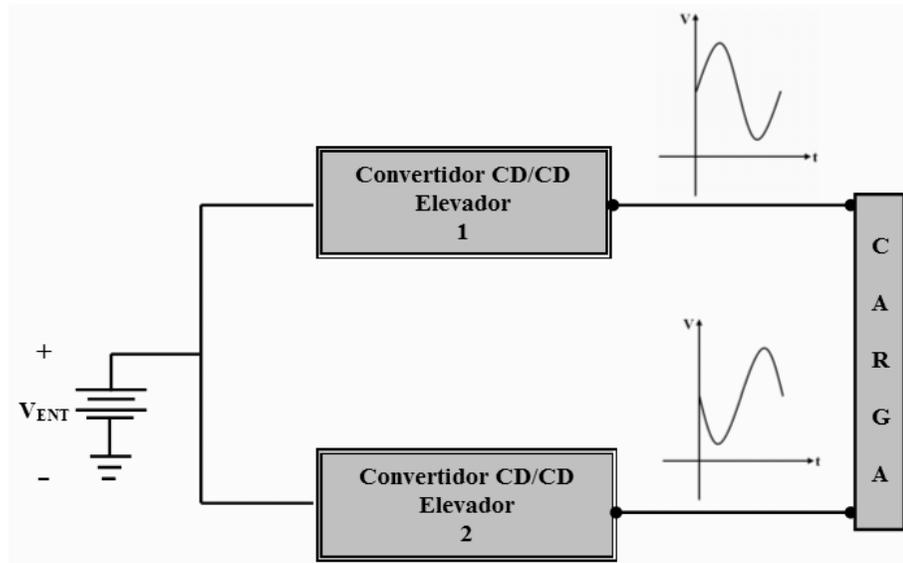


Figura 3.4. La señal salida de cada convertidor CD – CD elevador debe estar 180° fuera de fase, una respecto a la otra [2] [7].

El ángulo θ de desfase sólo depende de R_i , C_i y la frecuencia f del voltaje E_i . La relación es mostrada en la ecuación (3.1), Donde θ está dado en grados [23]:

$$\theta = 2 \arctan(2\pi f C_i) \quad (3.1)$$

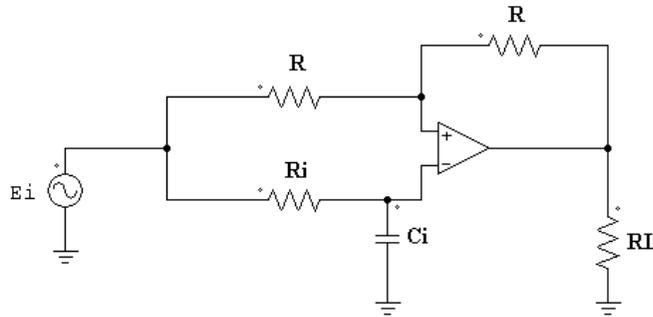


Figura 3.5. Circuito desfasador.

Si se conoce el ángulo de fase deseado, el cual es nuestro caso, se puede elegir un valor para C_i y encontrar R_i , utilizando la ecuación (3.2):

$$R_i = \frac{\tan(\theta/2)}{2\pi f C_i} \quad (3.2)$$

En la tabla 3.2 se muestran los dispositivos utilizados en la implementación del circuito desfasador.

Componente	Valor
R	100 kΩ
R_i	5 MΩ
R_L	10 K Ω
C	0.01 μF
OPAMP	LM301

Tabla 3.2. Dispositivos utilizados en el circuito desfasador.

3.3.3 Circuito De Tiempos Muertos

Para el correcto funcionamiento de un inversor en medio puente, las señales enviadas a los interruptores de potencia en una misma rama son complementarias, es decir, mientras un interruptor está apagado el otro debe mantenerse encendido. Sin embargo, debido a que los dispositivos semiconductores no son dispositivos ideales, existe un momento durante la conmutación en el cual los dos interruptores en una misma rama están conduciendo, provocando un cortocircuito en la fuente de alimentación.

El inversor elevador mono – etapa está constituido por dos convertidores CD – CD bidireccionales en corriente (o configuración en medio puente), por lo que es necesario evitar esta situación. Es necesario implementar protecciones para los dispositivos semiconductores, lo cual se logra colocando un tiempo muerto entre las señales de disparo complementarias.

El circuito implementado para generar los tiempos muertos se muestra en la figura 3.6 y en la figura 3.7 se muestran sus principales formas de onda, este circuito utiliza dos compuertas lógicas (AND y NOT) de alta velocidad.

El tiempo muerto (t_c) se obtiene retrasando la aparición de una señal de disparo, en uno de los interruptores; la duración del retraso depende del arreglo RC, esto tiene el propósito de que ambos interruptores no se encuentren encendidos al mismo tiempo. El

tiempo muerto generado puede variar ligeramente, de una rama a otra, debido principalmente a las tolerancias de los componentes utilizados.

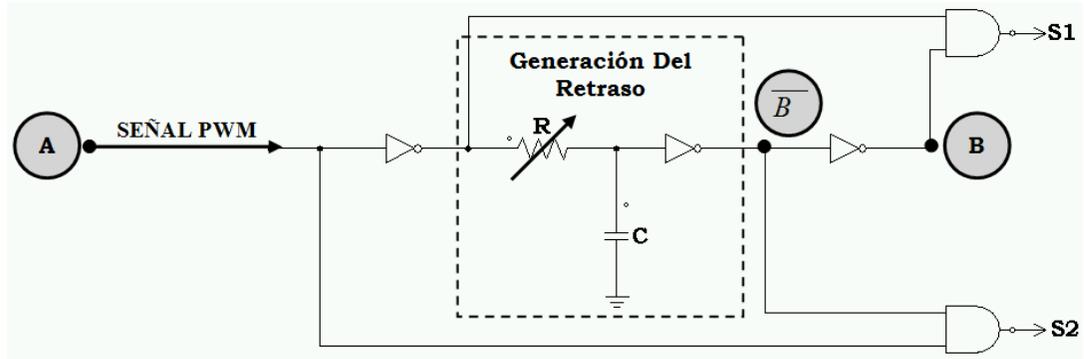


Figura 3.6. Circuito generador de tiempos muertos.

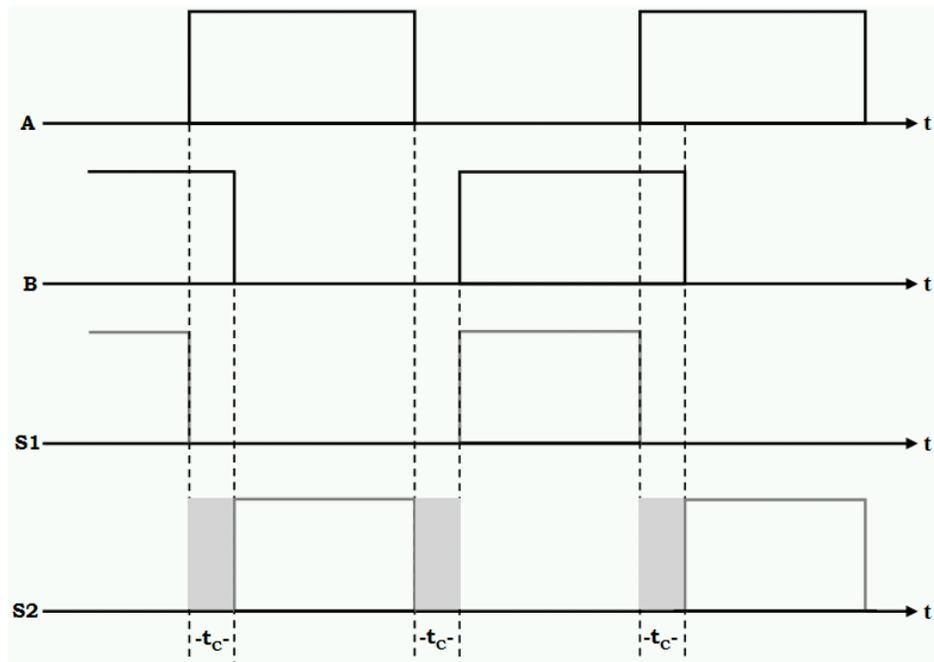


Figura 3.7. Formas de onda del circuito de tiempos muertos.

La expresión que establece el tiempo muerto se obtiene:

$$t_c = R_D * C_D \quad (3.3)$$

En donde:

t_C = Tiempo muerto.

R_D = Resistencia.

C_D = Capacitancia.

El tiempo muerto establecido para el prototipo desarrollado fue de 490 nano-segundos. Una desventaja asociada con este circuito de protección es la reducción del voltaje de salida, debido a que se reduce el tiempo que esta encendido el interruptor, lo cual se traduce en menor energía llevada de la entrada a la salida.

Este circuito de protección es vital en cualquier convertidor medio puente o puente completo, ya que evita posibles cortos en los dos semiconductores de una misma rama debido al funcionamiento no ideal de los mismos, esto se debe a que toman un tiempo en apagarse y al encenderse, provocando que durante determinado instante estén conduciendo los dos al mismo tiempo y provocando un corto circuito en la fuente de CD de alimentación. En la tabla 3.3 se muestran los dispositivos utilizados en la construcción del circuito de tiempos muertos.

Componente	No. De Parte / Valor
Compuerta NOT	74H04
Compuerta AND	74H08
Capacitor De Alta Frecuencia	MKP1841
Resistor	100 Ω

Tabla 3.3. Dispositivos necesarios para generar tiempos muertos.

3.3.4 Circuito De Disparo De Interruptores

Con el objetivo de lograr una adecuada conmutación de los interruptores, se implementó un circuito de control de interruptores constituido por dos etapas:

- 1) Etapa de Aislamiento: En esta etapa se utilizó un optoacoplador, para tener un aislamiento eléctrico entre la etapa de potencia y la etapa digital.

- 2) Etapa de Disparo de Interruptores: En esta etapa se utilizó un Driver con la capacidad de manejar la corriente y el voltaje presente en el interruptor, cuando está encendido ó apagado, respectivamente.

En la figura 3.8 se muestra, a manera de diagrama de bloques, el circuito de disparo de interruptores implementado. Para el correcto funcionamiento de los interruptores, la alimentación de cada driver y optoacoplador debe ser independiente, es decir, que la referencia a tierra de cada circuito de control debe de estar separada una de otra, tal como se muestra en la figura 3.8. Esto implica la necesidad de utilizar fuentes de alimentación flotadas, dicha situación se explica con más detalle en la siguiente sección.

Otro punto importante, que nos muestra la figura 3.8, es el aislamiento óptico entre la etapa de disparo de interruptores, encargada de generar las señales PWM, y la etapa de potencia. Como ya se había mencionado, esto se hace utilizando un optoacoplador, logrando separar las referencias a tierra de ambas etapas.

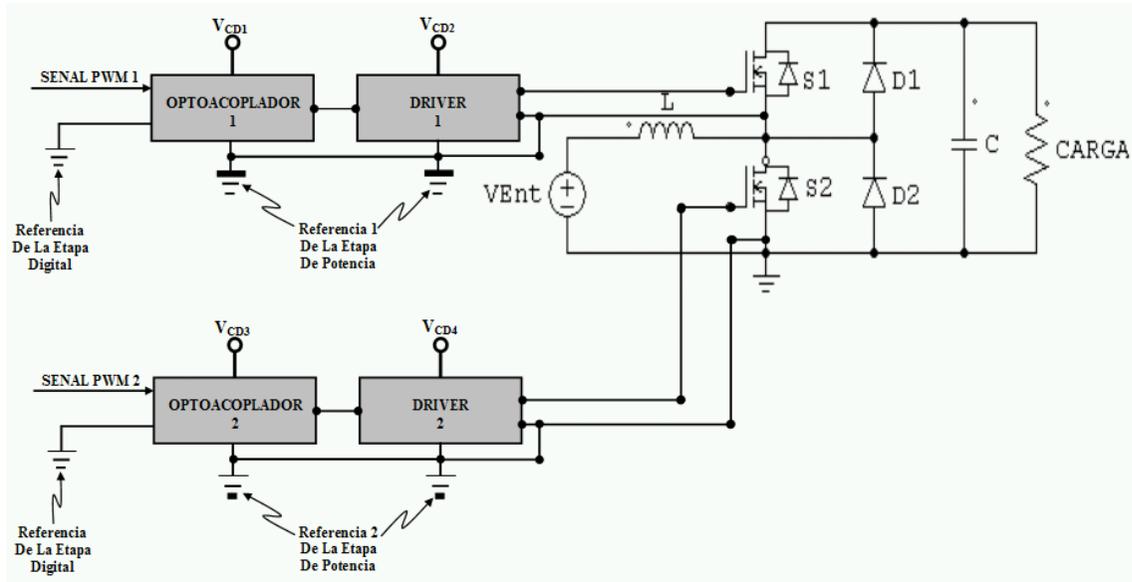


Figura 3.8. Circuitos de control de interruptores, se observa que la referencia a tierra de cada circuito de control es independiente, lo mismo ocurre entre la etapa de control digital y de potencia.

En la tabla 3.4 se muestran los números de parte del driver y optoacoplador utilizados.

Componente	No. De Parte / Valor
Driver De Alta Velocidad	IR2113
Optoacoplador De Alta Velocidad	HCPL4502

Tabla 3.4. Dispositivos utilizados en el circuito de control de interruptores.

3.3.5 Fuentes De Alimentación

Dado que cada Convertidor Elevador utiliza una configuración bidireccional en corriente (o configuración en medio puente), las señales de control aplicadas a la compuerta

del interruptor necesitan tener una referencia diferente; de no ser así se estaría poniendo en corto circuito al interruptor cuya referencia es tierra. Esto se puede observar en la figura 3.9.

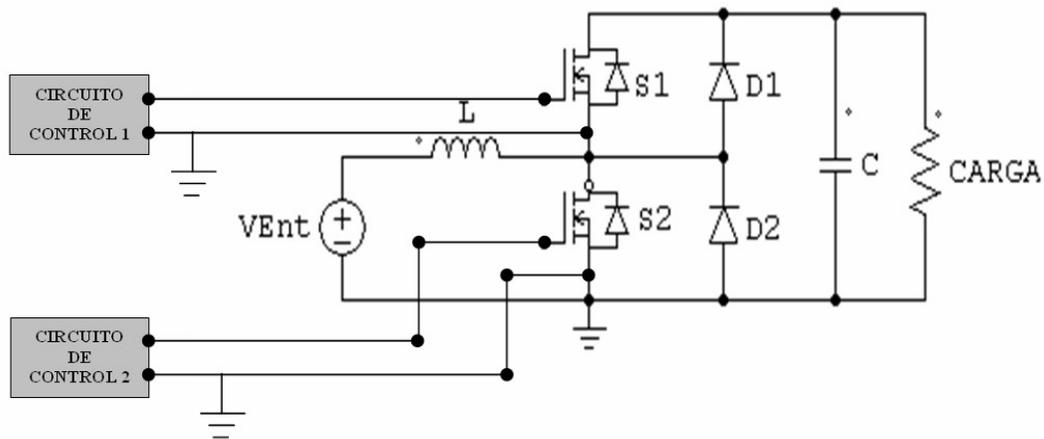


Figura 3.9. Convertidor CD – CD Elevador bidireccional en corriente, la referencia para cada señal de control debe ser diferente, de lo contrario S2 es puesto en corto circuito.

Debido a esta situación se necesita la utilización de un transformador, que además de proporcionarnos aislamiento eléctrico, nos proporcione fuentes flotadas de alimentación, ver figura 3.10. De esta forma cada señal de control tendrá una referencia diferente. Las especificaciones del transformador se muestran en la tabla 3.5.

En la implementación de las fuentes de alimentación, para cada circuito de control, se utilizó un puente rectificador en circuito integrado; con lo cual se logra reducir el costo y el tamaño de la etapa de control.

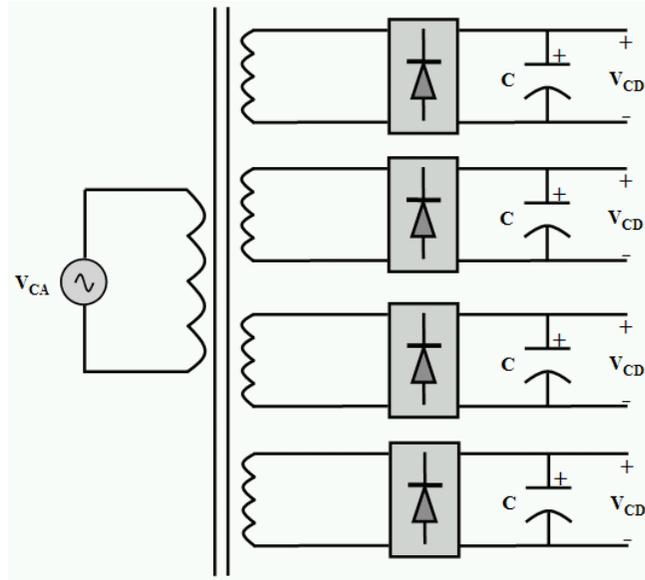


Figura 3.10. Fuentes de alimentación individuales para cada circuito de control.

Aunque una desventaja es el hecho de utilizar un filtrado capacitivo, ya que se necesitan 8 capacitores, debido que a cada optoacoplador y driver se le dio su propia alimentación con el fin de lograr una correcta conmutación de los interruptores.

Parámetro	Valor
Relación de vueltas Primario / Secundario	1:1
No. De Devanados Primarios	1
No. De Devanados Secundarios	8
Voltaje de entrada	20 V_{CA}
Corriente de salida	1 A_{CA}

Tabla 3.5. Especificaciones eléctricas del transformador utilizado.

3.4 Dimensionamiento Del Prototipo

Una vez obtenidas las ecuaciones necesarias en la sección 2.4, para el diseño de los elementos que conforman el prototipo experimental, lo siguiente es realizar el dimensionamiento de acuerdo a los valores de entrada y salida. La tabla 3.6 muestra las especificaciones del prototipo desarrollado.

Parámetro	Valor
Voltaje De Entrada (V_{ent})	20 V_{CD}
Frecuencia De Conmutación (f_S)	75 KHz
Voltaje De Salida (V_{salida})	50 V_{CA}
Potencia De Salida (P_{salida})	10 Watts
Frecuencia Del Voltaje De Salida	60 Hz

Tabla 3.6. Especificaciones del prototipo experimental desarrollado.

Con base a las especificaciones de la tabla 3.6 se obtienen los valores para los elementos del convertidor, dichos valores son resumidos en la tabla 3.7.

Componente	Valor
Resistencia de Carga (R_{carga})	250 Ω
Inductancias (L)	2.8 mH
Capacitancias (C)	3 μF

Tabla 3.7. Dimensiones de los componentes utilizados.

Se observó que los requerimientos para la implementación de la etapa de potencia son mínimos, este número reducido de componentes disminuye los costos de la topología. Siguiendo con esta filosofía se realizó una etapa de control de relativa facilidad de implementación y un número pequeño de dispositivos. La existencia de circuitos de protección y asilamiento es vital para aumentar la vida útil del convertidor. La vida útil de esta topología se ve reducida debido a la utilización de capacitores electrolíticos, para el filtrado de la señal de salida.

This document was created with Win2PDF available at <http://www.win2pdf.com>.
The unregistered version of Win2PDF is for evaluation or non-commercial use only.