
CAPÍTULO OCHO:

SISTEMA DE CONTROL

Una vez montados los sensores en el prototipo es necesario crear un sistema de control que utilice estas señales para tomar “decisiones”. En este capítulo se describirá el sistema de control basado en FPGA que toma las señales provenientes de los sensores descritos en el capítulo anterior para procesarlas, tomar decisiones de control y emitir órdenes hacia los actuadores que emulen el comportamiento de la pierna durante la marcha. Se describirá el hardware del sistema y no así la lógica de toma de decisiones la cual será tratada en el siguiente capítulo.

8.1 Sistema de Control Basado en FPGA

En la figura 8.1 se muestra el diagrama de control propuesto que genera las salidas de control necesarias a partir de las entradas generadas por los sensores en el prototipo.

El controlador debe tener cuatro salidas que activen cada lado del par de electroválvulas para inyectar aire a los pistones neumáticos de cada articulación y tres salidas que activen el driver que controla el motor en el actuador eléctrico de los dedos.

Este sistema de control será implementado en un FPGA (figura 8.2) montado en una tablilla de diseño Spartan 3. Esta tablilla contiene varios elementos que facilitan mucho el diseño de proyectos como el de esta tesis. Nombraremos algunos de los que se utilizaron en este proyecto. En primer lugar, siendo el elemento más importante, la tablilla contiene un FPGA (por sus siglas en inglés *Field-Programmable Gate Array*) (“1” en la figura 8.3) que es un dispositivo semiconductor que contiene bloques de lógica cuya interconexión y

funcionalidad se puede programar. En un FPGA se puede programar cualquier circuito de función específica siempre y cuando éste tenga los recursos necesarios.

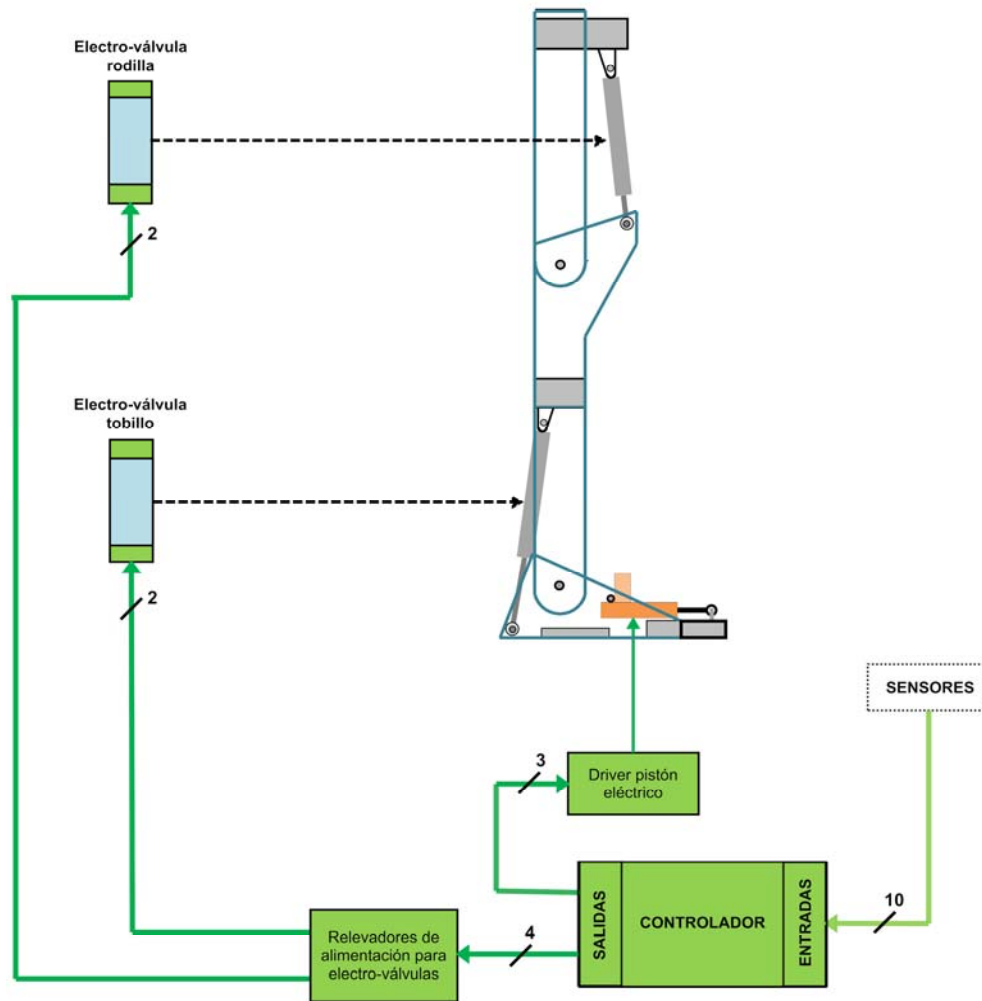


FIGURA 8.1 – Sistema de control propuesto para el prototipo.

En segundo lugar la tablilla cuenta con dos tipos de interruptores, cuatro push-up buttons (“13” en la figura 8.3) y ocho interruptores (“11” en la figura 8.3), que pueden funcionar para activar diferentes opciones del programa y crear diferentes resultados según hayan sido programados.



FIGURA 8.2 – Circuito integrado FPGA Spartan[®] fabricado por Xilinx[®].

La tablilla tiene ocho LEDs (“12” en la figura 8.3) a los cuales se les puede programar cualquier tipo de salida, desde alguna bandera para tener alguna referencia de un proceso hasta un contador de ocho bits.

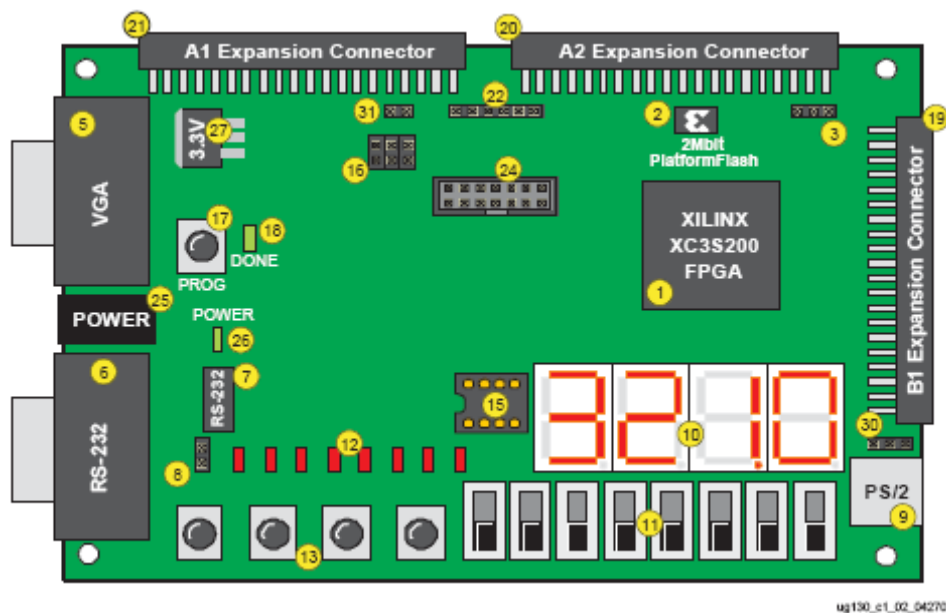
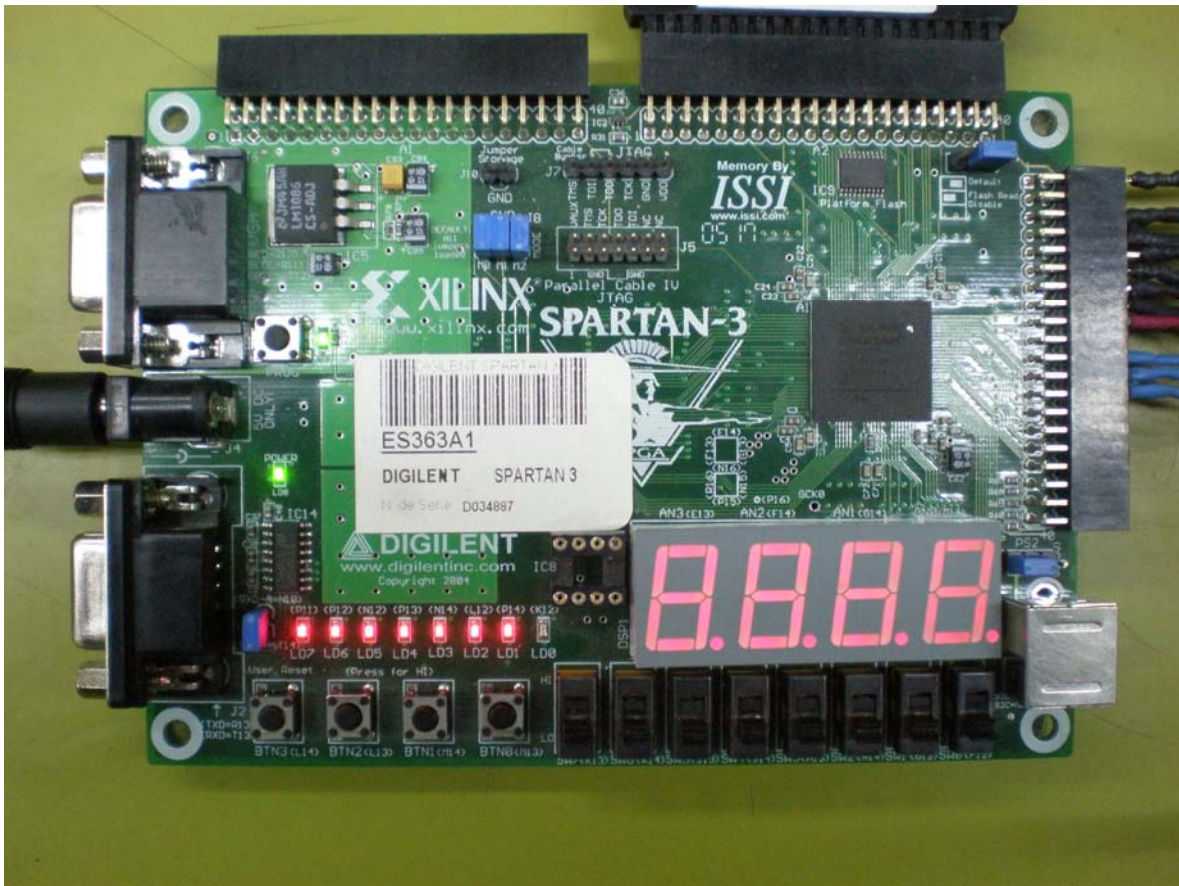


FIGURA 8.3 – Tableta de diseño Spartan3[®] fabricada por Xilinx[®].

La tablilla ya trae integrado un reloj con un cristal de 50MHz conectado directo al FPGA, de esta forma se puede sincronizar fácilmente el programa o crear otros relojes programando divisores de frecuencia dentro del mismo.



Finalmente la tablilla tiene tres puertos de expansión de 40 pines cada uno (figura 8.4). Estos puertos están rotulados como A1, A2 (“21” y “20” respectivamente en la figura 8.3) los cuales se encuentran en la parte superior de la tablilla y B1 (“19” en la figura 8.3) que se encuentra del lado derecho de la tablilla. Cada uno de estos puertos proporciona pines de Entrada/Salida libres para programar por el usuario en el FPGA. El puerto A1 tiene 32 pines libres de Entrada/Salida mientras que los otros dos tienen 34 pines libres. Los pines restantes de cada puerto comparten otras funciones de la tablilla, reduciendo el número de pines programables.

En cada uno de los puertos el pin 1 siempre es tierra, el pin 2 está conectado directamente a la fuente de poder de +5V CD y el pin 3 está conectado directamente al regulador de voltaje de +3.3V CD (figura 8.4). Mediante estos pines se pueden alimentar otros circuitos externos como se mostrará más adelante.

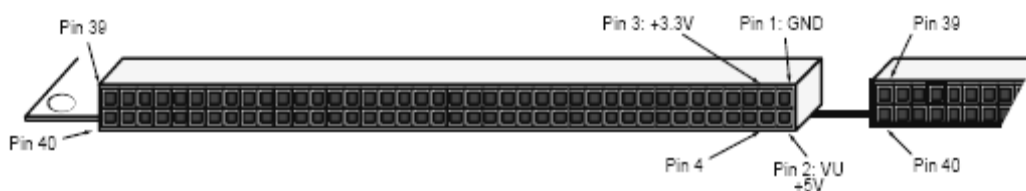


FIGURA 8.4 – Puerto de expansión de 40 pines en tableta de diseño Spartan3®

El controlador, como fue descrito en el capítulo uno, requiere de las siguientes señales de entrada/salida:

- Tres salidas para controlar el driver del actuador de los dedos.
- Cuatro salidas que controlen cada uno de los relevadores para activar los dos lados del par de electro-válvulas neumáticas.
- Seis entradas de los tres encoders con dos canales cada uno.
- Cuatro entradas de los cuatro sensores infrarrojos.
- Tres entradas de los sensores de presión (dos de los dedos y uno del talón).

En total se necesita un mínimo de 20 pines de Entrada/Salida libres para programar. Se decidió utilizar el puerto de expansión A2 ya que es el que mayor número de pines libres contiene, de esta forma solo se utiliza un puerto de expansión en la tablilla facilitando la conexión.

En la Tabla 8.1 se muestra la tabla de configuración de los pines del puerto A2. Se observa que los pines del 4 al 34 están libres para programar, siendo más que suficientes para este proyecto.

Schematic Name	FPGA Pin	Connector		FPGA Pin	Schematic Name
GND		1	2		VU (+5V)
V _{CC0} (+3.3V)	V _{CC0} (all banks)	3	4	(E6)	PA-IO1
PA-IO2	(D5)	5	6	(C5)	PA-IO3
PA-IO4	(D6)	7	8	(C6)	PA-IO5
PA-IO6	(E7)	9	10	(C7)	PA-IO7
PA-IO8	(D7)	11	12	(C8)	PA-IO9
PA-IO10	(D8)	13	14	(C9)	PA-IO11
PA-IO12	(D10)	15	16	(A3)	PA-IO13
PA-IO14	(B4)	17	18	(A4)	PA-IO15
PA-IO16	(B5)	19	20	(A5)	PA-IO17
PA-IO18	(B6)	21	22	(B7)	MA2-DB0
MA2-DB1	(A7)	23	24	(B8)	MA2-DB2
MA2-DB3	(A8)	25	26	(A9)	MA2-DB4
MA2-DB5	(B10)	27	28	(A10)	MA2-DB6
MA2-DB7	(B11)	29	30	(B12)	MA2-ASTB
MA2-DSTB	(A12)	31	32	(B13)	MA2-WRITE
MA2-WAIT	(A13)	33	34	(B14)	MA2-RESET
MA2-INT/GCK4	(D9) Oscillator socket	35	36	(B3) FPGA PROG_B	PROG-B
DONE	(R14) FPGA DONE	37	38	(N9) FPGA INIT_B	INIT
CCLK	(T15) FPGA CCLK Connects to (A14) via 390Ω resistor	39	40	(M11)	DIN

TABLA 8.1 – Configuración de pines del puerto de expansión A2.

Los pines de Entrada/Salida de los puertos de expansión solo pueden recibir +3.3V como entrada y entregar +3.3V como salida. Cualquier voltaje mayor a este puede dañar el

puerto de la tarjeta, por lo que se utilizaron buffers en las entradas y salidas como medida de seguridad. Un buffer es un circuito electrónico que proporciona conversión de niveles lógicos utilizando un solo voltaje de referencia.

Se adquirieron buffers CD4050BC, que son circuitos integrados que contienen seis buffers no inversores internos (figura 8.5). Utiliza un solo voltaje de referencia (VDD) para todos los buffers. Las señales de entrada en nivel alto (VIH) puede exceder el voltaje de referencia VDD cuando se está utilizando como convertidor de niveles lógicos.

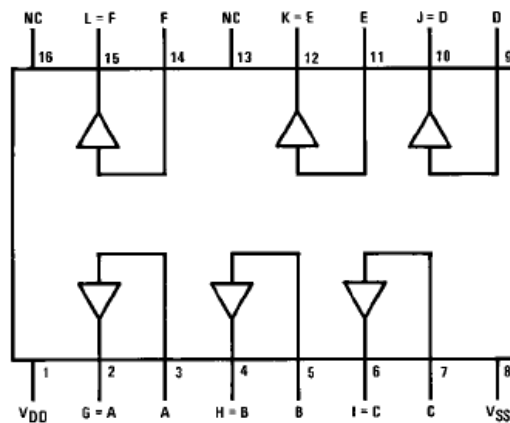


FIGURA 8.5 – Configuración interna del circuito integrado CD4050BC.

Esto significa que el pin 1 se puede alimentar con un voltaje de referencia de +3.3V y cuando la entrada de un buffer reciba un voltaje lógico en alto de +5V, se tendrá a la salida como máximo un voltaje lógico en alto de +3.3V; permitiendo conectarla directamente como entrada a la tablilla del FPGA.

Se puede obtener el caso inverso al alimentar el circuito integrado con +5V como voltaje de referencia. Cuando reciba un voltaje lógico en alto de +3.3V a la entrada se obtiene un voltaje lógico en alto de +5V a la salida. De esta forma las salidas del Spartan3 pueden ser conectados a otros circuitos que requieran un mayor voltaje de alimentación.

La figura 8.6 muestra la tablilla que se diseñó como interfaz física de control donde se juntarán todas las señales de entrada y salida para facilitar su conexión con el puerto de expansión A2 de la tablilla Spartan3. Estas señales serán enviadas a través de buffers a los diferentes circuitos de medición y control del prototipo.

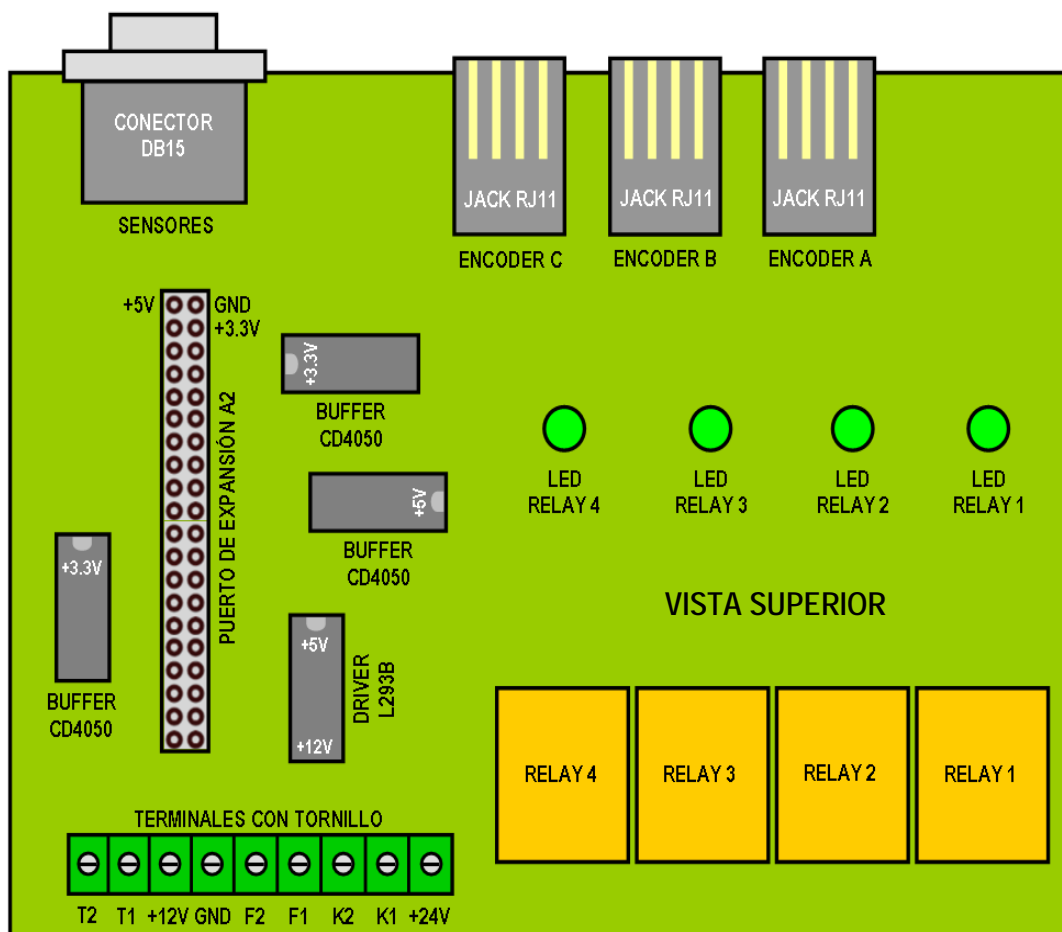


FIGURA 8.6 – Diseño de la tablilla de control para el prototipo.

En la figura 8.7 se muestra el diseño para fabricar el circuito impreso de esta misma tarjeta de control. En ésta se pueden identificar cinco diferentes bloques de acuerdo al color que los rodea. Azul para el driver de los dedos, rojo para el conector del puerto de expansión, naranja para el control de válvulas, amarillo para los encoders y verde para la conexión de los demás sensores, los cuales se irán explicando con más detalle a continuación.

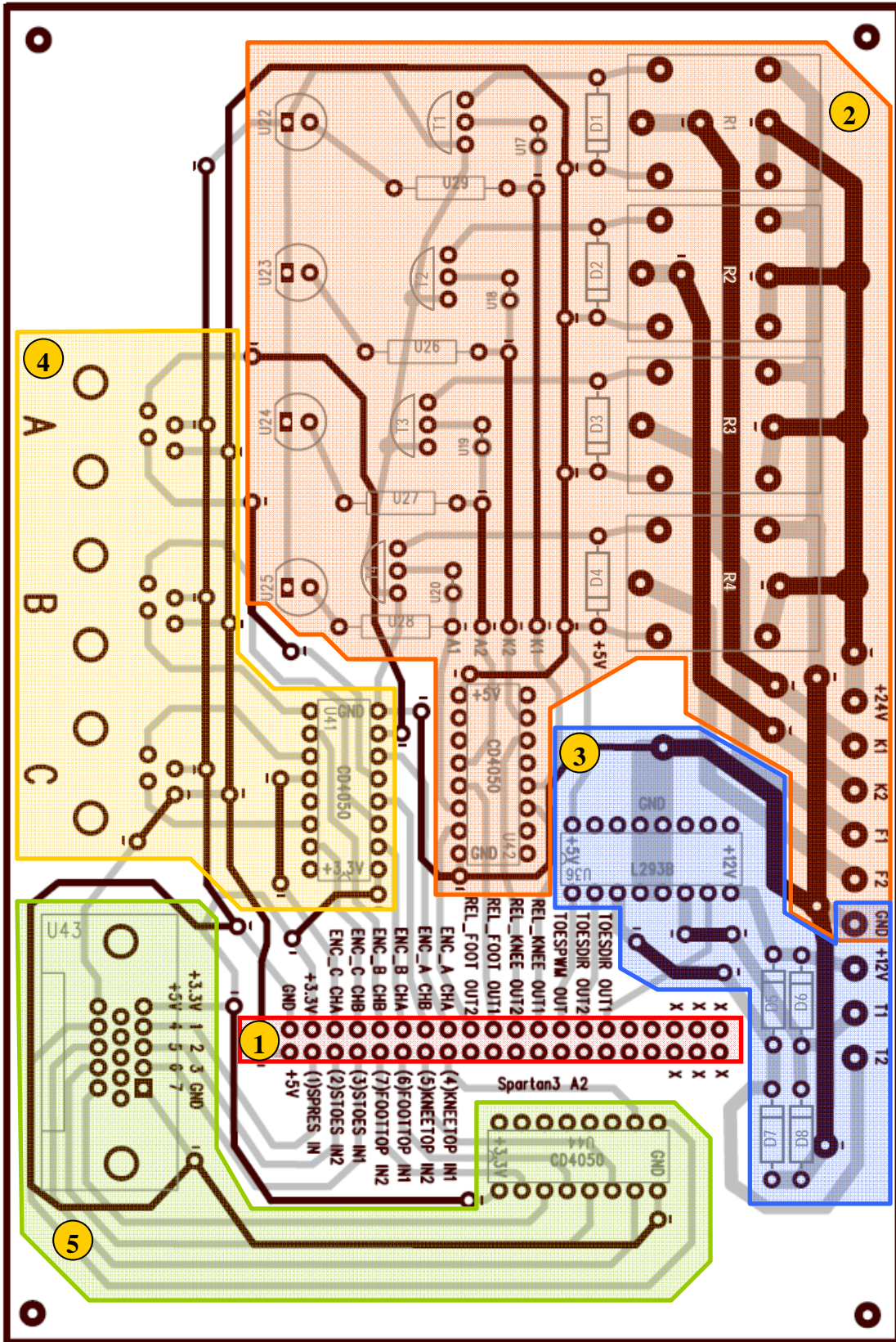


FIGURA 8.7a – Circuito impreso de la interfaz física para el proyecto.

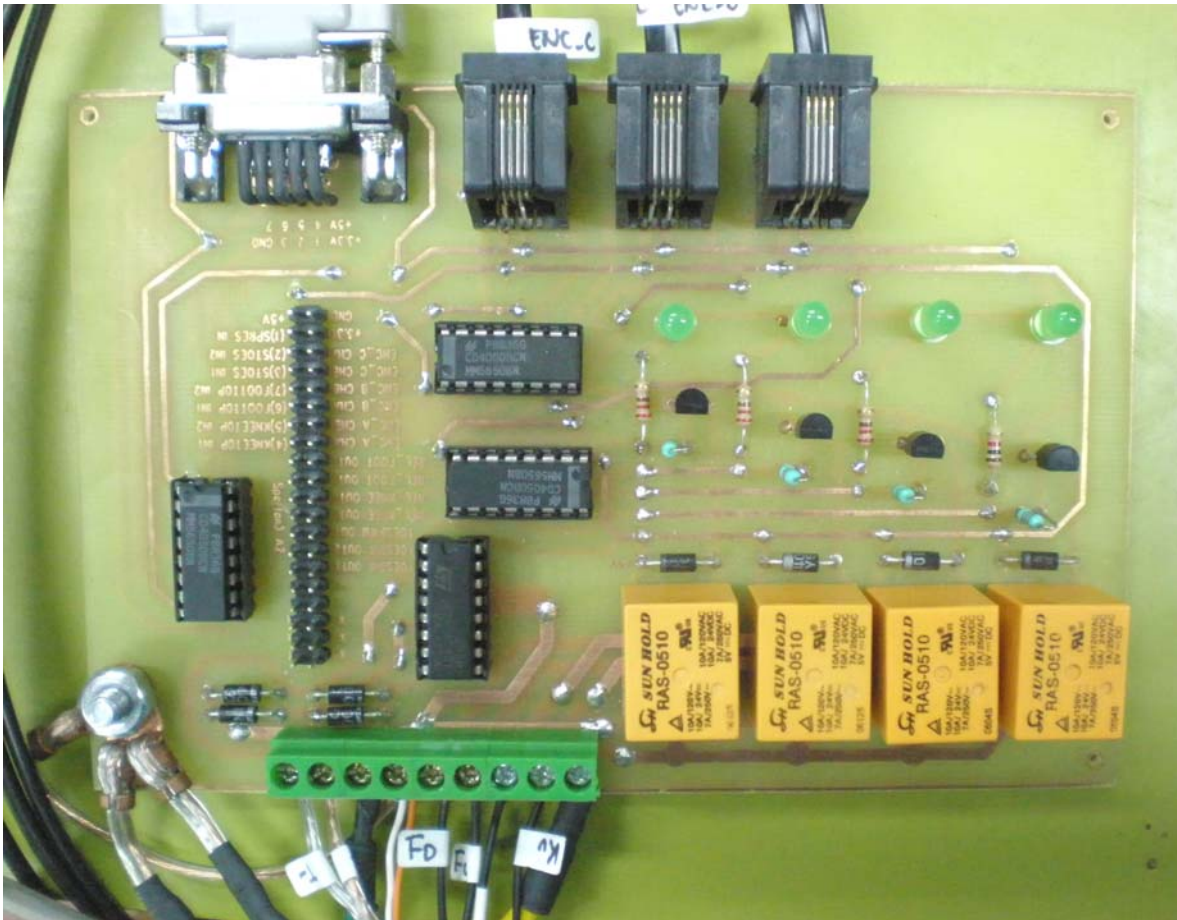


FIGURA 8.7b – Circuito impreso de la interfaz física para el proyecto.

El rectángulo rojo (“1” en la figura 8.7) es un bloque que está interconectado con todos los demás bloques de la tarjeta. Se trata de una peineta de 40 pines (figura 8.8a) que permite conectar directamente al puerto de expansión A2 de la tablilla Spartan3 por medio de un cable plano (figura 8.8b).



FIGURA 8.8a – Peineta de 40 pines

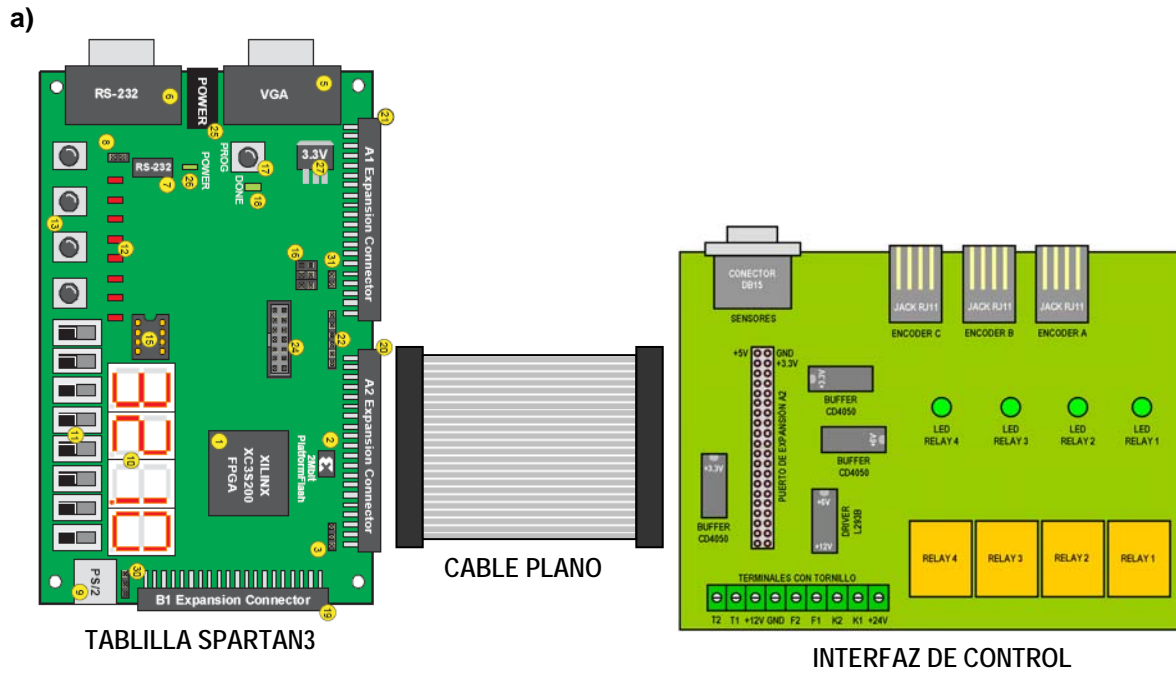


FIGURA 8.8b – (a) Conexión entre el puerto de expansión A2 de la tablilla Spartan3 y el puerto de 40 pines de la interfaz de control por medio de cable plano. (b) Interconexión del sistema de control.

referencia para el buffer que recibe señales menores a +5V (“U42” en la figura 8.7). Los siguientes siete pines ((1)SPRES IN, (2)STOES IN2, (3)STOES IN1, (7)FOOTTOP IN2, (6)FOOTTOP IN1, (5)KNEETOP IN2, (4)KNEETOP IN1) son los últimos que se utilizan en esta hilera. Se encuentran ligados al bloque 5 como entradas al FPGA de los diferentes sensores montados en todo el prototipo.

En la tabla 8.2 se muestra la relación al conectar mediante el cable plano los pines del puerto de expansión A2 de la tarjeta Spartan3 y los pines del puerto de la tarjeta de control. Esta información nos servirá más adelante al programar el FPGA como se explica en el siguiente capítulo.

Schematic Name	FPGA Pin	Connector	FPGA Pin	Schematic Name
GND		1 2		VU (+5V)
V _{CC0} (+3.3V)	V _{CC0} (all banks)	3 4	(E6)	(1) SPRES IN
(2) STOES IN2 (UP)	(D5)	5 6	(C5)	ENC_C CHA (ANKLE)
(3) STOES IN1 (DOWN)	(D6)	7 8	(C6)	ENC_C CHB (ANKLE)
(7) FOOTTOP IN1 (1)	(E7)	9 10	(C7)	ENC_B CHB (KNEE)
(6) FOOTTOP IN2 (0)	(D7)	11 12	(C8)	ENC_B CHA (KNEE)
(5) KNEETOP IN1 (1)	(D8)	13 14	(C9)	ENC_A CHB (HIP)
(4) KNEETOP IN2 (0)	(D10)	15 16	(A3)	ENC_A CHA (HIP)
PA-IO14	(B4)	17 18	(A4)	REL_FOOT OUT2 (0)
PA-IO16	(B5)	19 20	(A5)	REL_FOOT OUT1 (1)
PA-IO18	(B6)	21 22	(B7)	REL_KNEE OUT2 (0)
MA2-DB1	(A7)	23 24	(B8)	REL_KNEE OUT1 (1)
MA2-DB3	(A8)	25 26	(A9)	TOESPWM OUT (2)
MA2-DB5	(B10)	27 28	(A10)	TOESDIR OUT2 (1)
MA2-DB7	(B11)	29 30	(B12)	TOESDIR OUT1 (0)
MA2-DSTB	(A12)	31 32	(B13)	MA2-WRITE
MA2-WAIT	(A13)	33 34	(B14)	MA2-RESET
MA2-INT/GCK4	(D9) Oscillator socket	35 36	(B3) FPGA PROG_B	PROG-B
DONE	(R14) FPGA DONE	37 38	(N9) FPGA INIT_B	INIT
CCLK	(T15) FPGA CCLK Connects to (A14) via 390Ω resistor	39 40	(M11)	DIN

TABLA 8.2 – Relación entre los pines del puerto de expansión A2 y el puerto de la tarjeta de control.

En el bloque naranja (“2” en la figura 8.7) se encuentra el controlador de las electro-válvulas. Para este controlador se diseñó un circuito que por medio de la salida de +3.3V del FPGA se obtuvieran los +24V necesarios para activar las electro-válvulas neumáticas. Como se observa en la figura 8.10, este circuito consiste en un buffer que eleva el voltaje de salida del FPGA de +3.3V a +5V para asegurar la conducción del transistor 2N2222A y el encendido del LED. El voltaje de la resistencia de 10K (R1) en la base del transistor permite conectar la bobina del relevador SPST a la fuente de +5V. Se tiene un diodo de protección en paralelo con la bobina del relevador para prevenir corrientes de “rebote” que puedan dañar al transistor. Al energizar la bobina, el relevador conmuta para dejar pasar los +24V necesarios para activar la electro-válvula neumática.

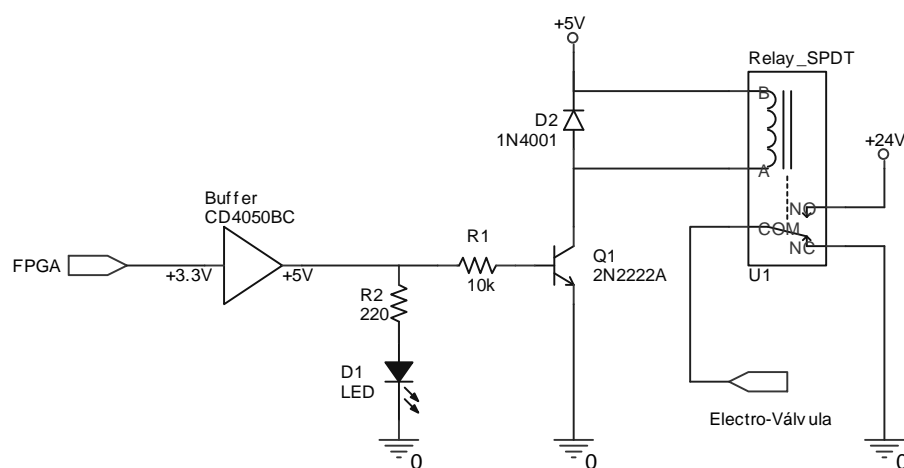


FIGURA 8.10 – Circuito de activación de relevador a través del FPGA.

En el circuito impreso (figura 8.11) se observa el buffer (U42) conectado a las cuatro salidas del puerto A2 del Spartan3 para elevar su voltaje. También se observan los cuatro relevadores (R1, R2, R3 y R4) necesarios para activar cada una de las bobinas de las dos electro-válvulas. Cada relevador está conectado a su respectivo transistor NPN (T1, T2, T3 y T4), a su LED en paralelo (U22, U23, U24 y U25) para referencia visual y su diodo 1N4001 (D1, D2, D3 y D4) de protección.

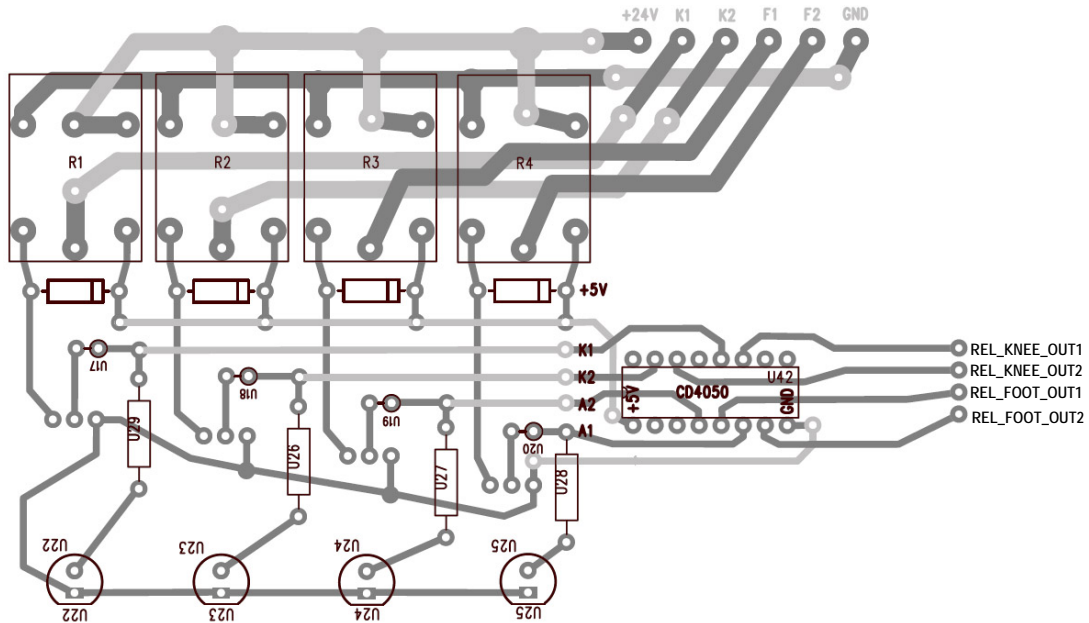


FIGURA 8.11 – Diseño del bloque para circuito impreso del controlador de relevadores.

El nodo de voltaje de +24V con el que se alimentan los relevadores, el nodo de tierra y las cuatro salidas hacia las electro-válvulas (K1, K2, F1, F2) fueron soldados a terminales con tornillo para circuito impreso (figura 8.12) para facilitar la conexión.



FIGURA 8.12 – Terminal con tornillo para circuito impreso.

En el bloque azul (“3” en la figura 8.7) se encuentra el circuito de control para el actuador eléctrico que mueve los dedos del pie. Para esto se consiguió un driver L293B para motor de DC. El L293B es un driver con cuatro amplificadores clase b push-pull capaces de entregar hasta 1A por salida. Cada canal es controlado por entradas TTL dependiendo de la configuración. Para el prototipo se utilizó una configuración de puente

completo, lo que permite controlar fácilmente el sentido de rotación del motor dentro del actuador universal con el FPGA. Se tienen tres entradas lógicas que se pueden conectar directamente al FPGA, con estas tres entradas se tiene cuatro funciones posibles descritas en la tabla de la tabla 8.3.

ENTRADAS	FUNCIÓN	
TOES_ENABLE = H	TOES_DIR1 = H TOES_DIR2 = L	Giro a la derecha
	TOES_DIR1 = L TOES_DIR2 = H	Giro a la izquierda
	TOES_DIR1 = TOES_DIR2	Frena motor amarrado
TOES_ENABLE = L	TOES_DIR1 = X TOES_DIR2 = X	Frena motor con giro libre
H = Alto ("1") L = Bajo ("0") X = No importa		

TABLA 8.3 – Tabla de estados del driver para motores de DC “L293B”.

La combinación de estas tres entradas en configuración de puente completo permite controlar tanto la dirección del motor como dos tipos de frenado. Cuando las dos entradas TOES_DIR1 y TOES_DIR2 son iguales y TOES_ENABLE esta en alto se tiene un frenado del motor amarrado, esto significa que la flecha del motor al frenar se queda fija. Caso contrario cuando TOES_ENABLE esta en bajo y las dos entradas TOES_DIR1 y TOES_DIR2 están en cualquier estado, se tiene un frenado de motor donde la flecha gira libremente. La entrada TOES_ENABLE aparte de activar o desactivar el motor también puede trabajar con una señal PWM si se desea controlar la velocidad del motor. En este caso fue innecesario ya que la carrera del vástago es tan corta que el motor se puede activar cada vez a su velocidad máxima.

En la configuración de puente completo (figura 8.13) los únicos elementos externos que se necesitan son cuatro diodos que soporten hasta 1A de corriente para construir un puente H como se muestra en el diagrama. El L293B permite tener dos voltajes, el de alimentación del motor separado del voltaje lógico. En el caso del actuador universal, el motor de DC funciona con un voltaje de +12V.

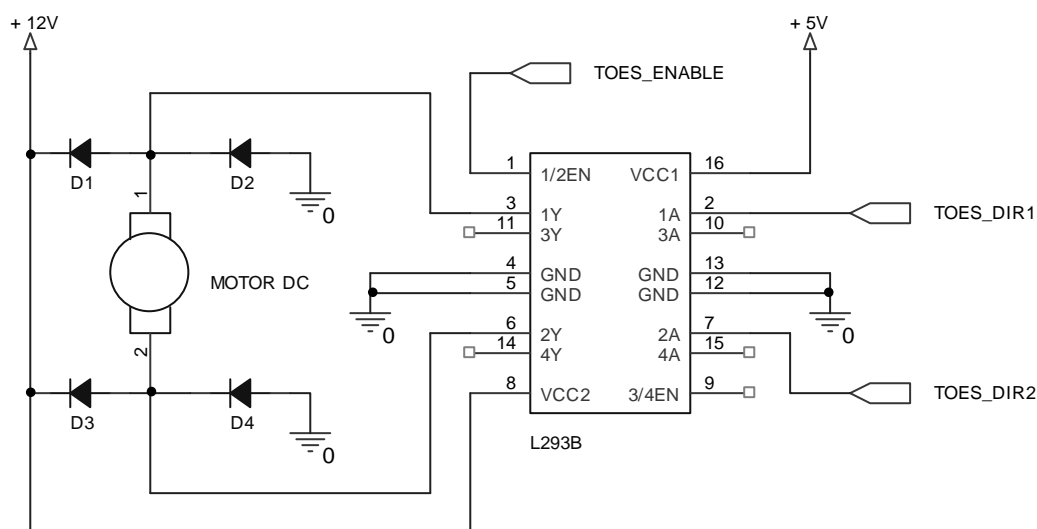


FIGURA 8.13 – Configuración de puente completo para el driver L293B.

En el diseño del circuito impreso (figura 8.14) se observa el driver L2938 (U36) con sus cuatro pines de tierra conectados a una pista común que hace la función de disipador de calor. Las entradas de control no necesitan pasar por un buffer que eleve su voltaje a +5V ya que el driver L2938 tiene su propio voltaje de referencia, y al ser alimentado con +5V no tiene ningún problema al trabajar con voltajes lógicos de +3.3V. Por lo que las señales de control pueden ser tomadas directamente del puerto A2 del Spartan3.

También se observan los cuatro diodos (D5, D6, D7 y D8) necesarios para el puente rectificador al que va conectado el motor que se desea controlar. De la misma manera que con los nodos del bloque de relevadores, el nodo de alimentación de +12V, el nodo de

tierra (GND) y los dos nodos de salida (T1 y T2) son soldados a terminales con tornillo para circuito impreso (figura 8.12).

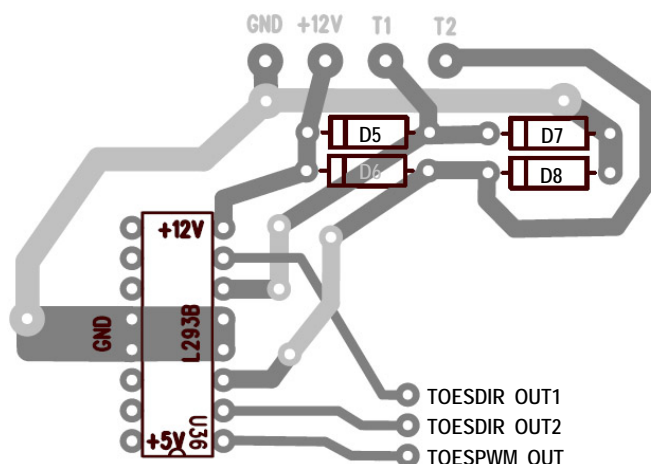


FIGURA 8.14 – Diseño del bloque para circuito impreso de la interfase del driver.

El bloque amarillo (“4” en la figura 8.7) está encargado de juntar las señales de los encoders instalados en las articulaciones del prototipo para ser enviadas al FPGA y ser procesadas. Este bloque consiste de tres jacks RJ11 (figura 8.15) que se utilizan para conectar por medio de un cable telefónico los tres encoders del prototipo a la tarjeta impresa. Cada jack tiene 4 contactos, dos de estos pines van conectados directamente a +5V y tierra (GND) para alimentar cada encoder, los dos contactos restantes son los canales de salida del encoder. Como se observa en el diseño del circuito impreso (figura 8.15) los dos canales de cada encoder son enviados a un buffer (U41) para reducir su voltaje lógico de +5V a +3.3V para que de esta forma puedan ser enviados como entradas al puerto de expansión A2 del Spartan3.



FIGURA 8.15 – Jack RJ11 con cuatro contactos.

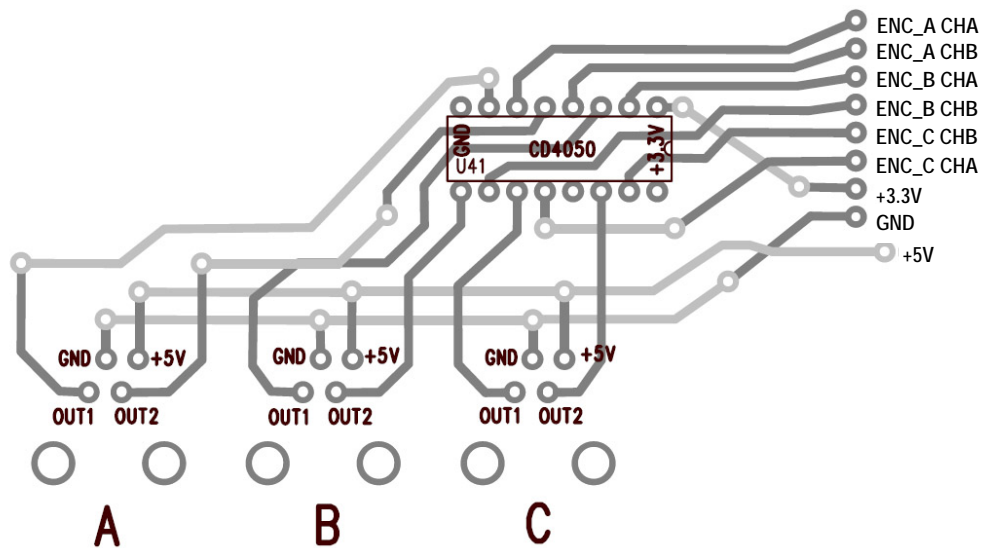


FIGURA 8.15 – Diseño del bloque para circuito impreso de la interfase de encoders.

Finalmente, el bloque verde (“5” en la figura 8.7) es donde se conjuntan todos los demás sensores del prototipo; sensores de presión e infrarrojos. Consiste en un conector DB15 de alta densidad (figura 8.16) que fue modificado para poder ser soldado en un circuito impreso. De los 15 pines que tiene este conector solo se utilizan 10 en este proyecto.



FIGURA 8.16 – Conector DB15 de alta densidad.

Como se muestra en el diseño del circuito impreso (figura 8.17), tres de estos pines (+3.3V, +5V, GND) se utilizan para enviar los diferentes voltajes a los sensores. Otros tres ((1)SPRES IN, (2)STOES IN2, (3)STOES IN1) son las salidas de los sensores de presión que trabajan directamente con +3.3V por lo que pueden ser enviados directamente al puerto

de expansión del Spartan3. Los cuatro pines restantes ((7)FOOTTOP IN2, (6)FOOTTOP IN1, (5)KNEETOP IN2, (4)KNEETOP IN1) son las salidas de los sensores infrarrojos, estos sensores trabajan con +5V por lo que deben ser enviados a un buffer (U44) para reducir su voltaje a +3.3V antes de entrar al puerto de expansión.

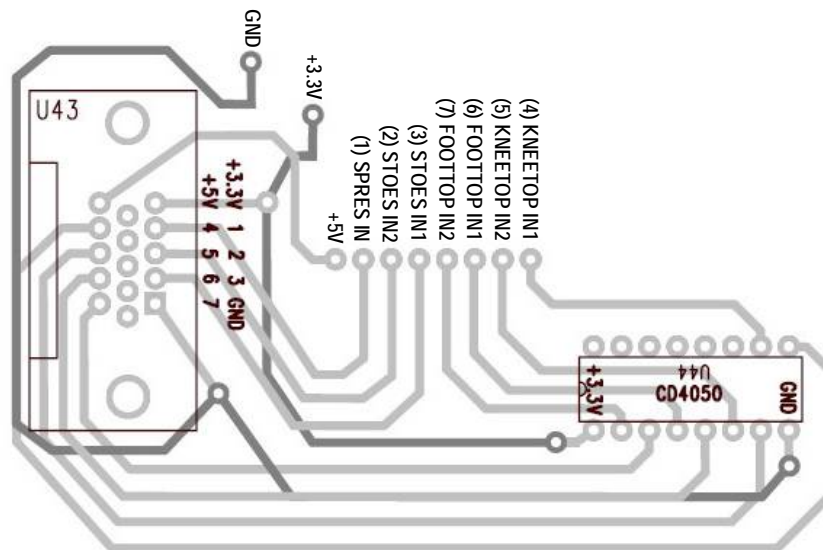


FIGURA 8.17 – Diseño del bloque para el circuito impreso de la interfaz de sensores.

8.2 Resumen

Para este proyecto se utiliza el FPGA de una tarjeta Spartan3 como medio para controlar los diferentes movimientos del prototipo. Se han mencionado a grandes rasgos cuáles son las características de la tarjeta Spartan3 utilizada.

También se describe el diseño de la interfaz entre la tarjeta de control Spartan3 y el prototipo, ya que es necesario crear una tarjeta donde convergen las diferentes entradas de los sensores montados en la pierna y las salidas que activan los diferentes actuadores para mover las articulaciones. Se mencionan los diferentes elementos que se consiguieron y montaron sobre la tarjeta para facilitar las conexiones hacia la prótesis y hacia el Spartan3. Se describe el diseño de los diferentes bloques que conforman esta tarjeta. Entre ellos los

circuitos de control para las dos electro-válvulas neumáticas y el driver del motor de DC. Finalmente se explica la importancia de utilizar buffers de protección en las entradas y salidas del puerto de expansión A2 de la tarjeta Spartan3 para acoplar los voltajes.

Una vez diseñado el hardware de control necesario, se está en la posibilidad de programar los bloques necesarios para la toma de decisiones en la secuencia de movimiento del modelo mecánico para emular el comportamiento de la marcha, tema que será tratado en el siguiente capítulo.